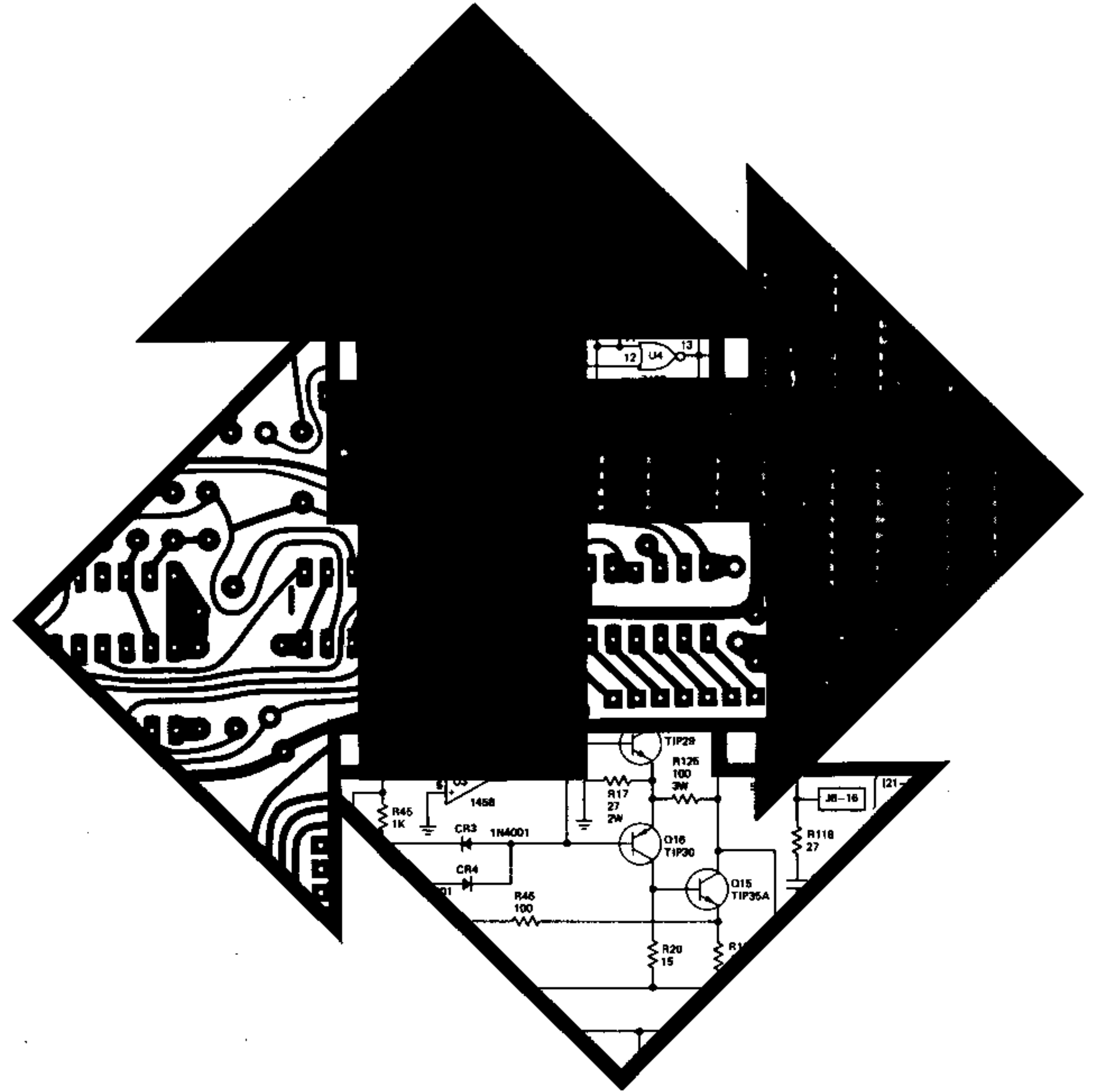
Das technische Handbuch



Colour-GENIE

TCS

ISBN: 3-88965-002-3

Vorwort

Dieses technische Handbuch beinhaltet folgende Themen:

Zum ersten soll es dem Programmierer Kenntnisse vermitteln, die es gestatten, die Leistungsfähigkeit der hochintegrierten Bausteine über die Möglichkeiten des BASIC hinaus auszunutzen.

Zum zweiten bietet es eine Beschreibung der Schnittstellen und deren Ansteuerung, die beim Anschluß von Peripherie hilfreich ist.

Drittens erfolgt eine Erklärung des Speicheraufbaus und eine Liste der BASIC Befehle und ihre Tokens.

Am Ende finden Sie eine Sammlung der Colour Genie Schalt- und Bestückungspläne.

Es sei ausdrücklich darauf hingewiesen, daß es sich bei diesem technischen Handbuch nicht um ein Servicehandbuch handelt. Auch soll der Leser nicht aufgefordert werden, technische Veränderungen am Gerät vorzunehmen.

Unsachgemäße Eingriffe in die Hardware des Rechners ziehen oft fatale Schäden am Gerät nach sich, die nicht mehr im Rahmen der Garantieleistung beseitigt werden können.
Außerdem müssen wir uns vorbehalten, bei der Reparatur modifizierter Geräte die vom Kunden vorgenommenen Änderungen gegen Berechnung rückgängig zu machen.

Voraussetzung zum Verständnis dieses Buches sind allg. Kenntnisse der Informatik und der Programmierung in BASIC. Wenn Sie also jetzt gerade erst Ihr Colour Genie ausgepackt haben und noch nicht die Grundlagen der Datenverarbeitung und Programmierung beherrschen, sollten Sie, bevor Sie in diesem Buch weiterlesen, zumindest erst das dem Rechner beigefügte Handbuch "COLOUR BASIC leicht gelernt" durcharbeiten.

Inhaltsverzeichnis

1. Blockdiagramm

Das Blockdiagramm des gesamten Systems ist in Bild 1 dargestellt.

Es beinhaltet als Zentraleinheit den Mikroprozessor Z80.

Der RAM-Bereich ist in einen dynamischen von 16 K- bzw. 32 K- und einen statischen von 2 K-Byte Speicherlänge aufgeteilt. BASIC-Interpreter und Character-Generator liegen in 16 K- bzw. 2 K-Byte ROM.

Bei der Tastatur handelt es sich um eine 8 x 8 Matrix. Sie ist in den Speicher gelegt und jede Taste belegt dort ein Bit.

Das Videointerface, der sogenannte CRTC, sorgt über Color-Encoder und PAL-Karte für die Ausgabe des Bildes auf einen anschließbaren Monitor. In einem Modulator wird das Bildsignal zur Darstellung auf einem handelsüblichen Farbfernsehgerät entsprechend aufbereitet.

Über einen programmierbaren Ton-Generator, PSG genannt, erfolgt die Ein- und Ausgabe an Joy-Sticks, Drucker und weitere periphere Geräte mit paralleler Schnittstelle. Durch den PSG erzeugte Töne werden entweder direkt als NF-Signal an der Audio-Buchse oder über den Modulator an ein angeschlossenes Farbfernsehgerät ausgegeben.

Durch das Kassetten-Interface ist die Möglichkeit gegeben, einen Rekorder als Programmspeicher zu verwenden. Die Ein- und Ausgabe von Daten und Programmen erfolgt mit einer Übertragungsrate von 1200 Baud.

Die Ansteuerung der seriellen Schnittstelle muß einschließlich Serien/Parallelumwandlung per Software erfolgen. Ein entsprechendes Treiberprogramm ist in der Betriebssoftware nicht enthalten.

Über einen BUS-Stecker ist es möglich, einen Floppy-Disk-Controller und eine ROM-Einschubkassette, auch Cartridge genannt, anzuschließen. Der Floppy-Controller ist die Voraussetzung zum Anschluß eines Disketten-Laufwerks. Mit Hilfe der Cartridge können Programme, die in EPROMS abgelegt sind, per Autostart oder auch softwaremäßig aufgerufen werden.

Im folgenden wird auf die wichtigsten Teile des Blockdiagramms in Bild 1 noch näher eingegangen werden.

2. Das Netzteil

Der Netztansformator des Gerätes gibt an die Netzteilplatine Wechselspannungen von 9V und 26V ab. Um einen Transformatorbrand bei Wicklungskurzschlüssen zu verhindern, befindet sich in ihm eine Sicherung, die im Notfall durchbrennt. Sollte es einmal dazu kommen, so muß der Trafo ausgetauscht werden, da eine Reparatur der eingebauten Brandsicherung nicht möglich ist. Eine weitere Überlastsicherung ist durch die kurzschlußfesten Spannungsregler gegeben.
Die Schaltung des Colour-Genie-Netzteils gibt an die Hauptplatine die Spannungen +5V, +12V und -12V ab. Über den Leistungstransistor MJ2955 (Q1), werden mit Hilfe des integrierten Spannungsreglers 7805 (Z1) konstant +5V abgegeben. Die Stromaufnahme der Schaltung ist für den alleinigen Einsatz des 7805 zu hoch. Sollte es einmal vorkommen, daß sich die Befestigung des MJ2955 etwas gelöst hat, so ist gleichzeitig sein Kollektor nicht angeschlossen. Der gesamte Strom fließt dann über den 7805. Dieser erhitzt sich nun so stark, daß seine integrierte Thermoschutzschaltung anspricht und seine Zerstörung durch Überhitzung verhindert. Meßbar ist dieser Defekt an der Spannung zwischen dem mittleren Anschluß des 7805 (Masse) und dem Kollektor (Gehäuse) des MJ2955. Die Gleichspannungsmessung muß dort einen Wert von ca. 5V ergeben. Bei einer oben beschriebenen Störung liegt sie etwa bei 8-10 V. Gleichzeitig erhitzt sich der 7805 sehr stark und der Leistungstransistor bleibt kalt.

3. Speicherbelegung

Das Colour-Genie verfügt über einen Speicherbereich von maximal 64 K-Byte. Er setzt sich aus ROM- und RAM-Bereichen und einer Tastatur mit einer 8 x 8 Matrix zusammen.
Der BASIC-Interpreter ist in einem 16 K umfassenden ROM-Bereich abgelegt. Hardwaremäßig handelt es sich dabei um vier EPROMs vom Typ 2532 mit je 4 K-Byte.
Die meisten ROM-CALLs stimmen mit denen des GENIE I und II überein. Abweichend sind jedoch z.B. die Kassetten I/O CALLs mit

Read Byte = CALL 01EDH, SEARCH for LEADER = CALL 024CH
Write Byte = CALL 021FH, WRITE LEADER = CALL 023FH

Im Gegensatz zum GENIE I und II gibt es keine CALLs um den Motor des Recorders ein- oder auszuschalten.
Es würde an dieser Stelle zu weit führen auf den ROM-Inhalt noch näher einzugehen. Weitere Informationen darüber sind einem ROM-Listing zu entnehmen.
Die ersten 16 K RAM sind in Kommunikationsbereich, Bildschirmspeicher für den Textmodus, Bildschirmspeicher für die hochauflösende Grafik und freien Benutzerspeicher aufgegliedert.
Weitere 16k Benutzer-RAM sind durch Einbau des Erweiterungsmoduls EG2011 verfügbar. Als RAM verwendet das Colour Genie 8 bzw. 16 Bausteine der Sorte 4116 mit je 16 K-Bit RAM. Es ist zu beachten, daß nach Einbau des EG2011 die PEEK- und POKE-Adressen oberhalb von dezimal 32767 mit einem negativen Vorzeichen versehen werden müssen.
Die höchste dezimale Adresse bei einem Gerät in der Grundausführung ist 32767. Nach Einbau des EG2011 wird der freie Benutzer-Speicher um den dezimalen Bereich -32768 bis -16385 erhöht.
Da alle Zeichenketten-Variablen immer automatisch an das Ende des RAM-Bereiches unter die SHAPE TABLE gelegt werden, kann es passieren, daß Programme, die durch PEEK und POKE auf Strings in diesem Bereich zugreifen, nach Einbau des EG2011 nicht mehr fehlerfrei laufen. Auch Zahlenvariablen können in diesem Bereich liegen, wenn ein BASIC-Programm entsprechend groß ist, da sie direkt über ihm gespeichert werden.
Beim "Sound Editor" aus dem Benutzer-Handbuch "COLOUR BASIC -leicht gelernt" tritt nach Einbau des EG2011 aus diesem Grunde ein Fehler in der Zeile 500 auf. Man muß nun entweder das Programm entsprechend umschreiben oder aber, der Einfachheit halber, vor dem Einladen eines solchen Programms bei der Abfrage MEM SIZE nach Einschalten des Gerätes den obersten Speicherbereich auf 32767 festlegen. In diesem Falle ist natürlich für BASIC-Programme der freie Speicherplatz im EG2011 nicht mehr erreichbar.
Mit Hilfe einer ROM-Einschubkassette, auch Cartridge genannt, wurde die Möglichkeit geschaffen, Festprogramme von maximal 12 K-Byte Länge, die in drei EPROMs des Typs 2532 abgelegt sind, aufzurufen oder auch nach Einschalten automatisch starten zu lassen. Als Beispiel für den Einsatz sei hier das Diskettenbetriebssystem genannt. Der Betrieb eines Diskettenlaufwerkes am Colour Genie ist ohne das in einer Cartridge bereitgestellte DOS nicht möglich.

Der Speicher für die programmierbaren Zeichen liegt von F400H bis F7FFH. Er ist ebenfalls statisch und besteht aus 2 Bauteilen des Typs 2114 (Z30 und Z31).
Jedes gesetzte Bit in einem Byte entspricht dort einem Punkt in einer Zeile des jeweiligen Zeichens. Es können bis zu 128 Zeichen programmiert werden und es ist möglich mit diesem Prinzip eine Grafikauflösung von 320 mal 192 Punkte zu erreichen, da alle Zeichen aus einer 8 x 8 Matrix bestehen. Ein Zeichen enthält also 64 einzeln programmierbare Punkte.
Schaltet man den Computer ein, so werden alle definierbaren Zeichen als Leerzeichen ausgegeben.
Beim Colour-Genie ist die 8 x 8 Matrix der Tastatur in den Speicher gelegt, d.h. jede Taste belegt dort ein Bit im Bereich von F800H bis FBFFH.
Die Tastaturmatrix spiegelt sich in diesem Bereich viermal mit den Adressen F801H, F901H, FA01 und FB01 beginnend.
Die Funktion der Tasten kann mit dem Befehl "PEEK" abgefragt werden.

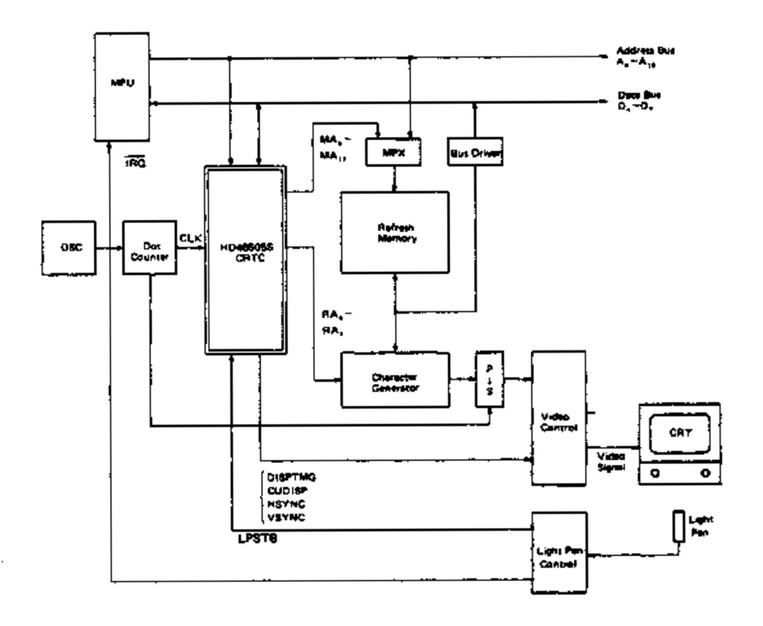
ADRESSE (HEX)	BIT NR.	0	1	2	3	4	5	6	7
	F801	@	A	B	C	D	E	F	G
	F802	H	I	J	K	L	M	N	O
	F804	P	Q	R	S	T	U	V	W
	F808	X	Y	Z		F1	F2	F3	F4
	F810	0	1	2	3	4	5	6	7
	F820	8	9	:	;	,	–	.	/
	F840	RET.	CLR	BRK	↑	↓	←	→	
	F880	SHIFT	M.S.		RPT	CTRL			

Der ROM-Bereich von FC00H bis FFFFH ist für die Adressierung weiterer externer Geräte vorgesehen. Insbesondere erfolgt dort die Adressierung der Disketten-Laufwerke.

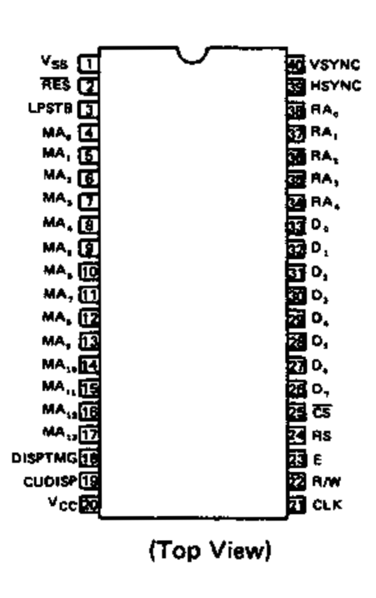
4. Der CRTC

CRTC ist die Abkürzung für Cathode Ray Tube Controller. Darunter hat man ein hochintegriertes Bauteil zu verstehen, das sämtliche Bildschirmausgaben des Colour-Genies organisiert. Dabei ist die Ausgabeform des Bildes auf dem Monitor oder einem Fernsehgerät in großem Maße frei programmierbar. Es ist z.B. möglich den Cursor in seiner Darstellung und in seiner Blinkfrequenz zu verändern und das gesamte Bild in horizontaler und vertikaler Richtung zu verschieben. Eine Änderung der Anzahl der angezeigten Zeilen und deren Länge (Zeichen pro Zeile) ist programmierbar. Die Vertikal- und Horizontalsynchronisation des Bildes ist über den CRTC leicht verstellbar. Ferner erkennt er die Position eines angeschlossenen Lichtgriffels auf dem Bildschirm.

System Block Diagramm



Anschlußbelegung



(Top View)

Horizontal Sync (HSYNC)

HSYNC ist ein aktives "High" Signal, das die Horizontalsynchronisation des Datensichtgerätes liefert.

Vertical Sync (VSYNC)

VSYNC ist ein aktives "High" Signal, das die Vertikalsynchronisation des Datensichtgerätes liefert.

Display Timing (DISPTMG)

DISPTMG ist aktiv "High" und definiert die Anzeigeperiode im horizontalen und vertikalen Raster. Es dient zur Unterdrückung des Videosignals außerhalb des dargestellten Bildes (Ränder).

Refresh Memory Address (MA0 - MA13)

MA0 - MA13 sind Bildspeicher-Adress-Leitungen, mittels derer der CRTC die Speicherstelle des darzustellenden Zeichens adressiert.

Raster Address (RA0 - RA4)

Es handelt sich dabei um Adress-Signale, die dazu notwendig sind, die Rasterzeile eines Zeichens im Zeichen-Generator zu selektieren.

Cursor Display (CUDISP)

Dieses aktive "High" Videosignal erzeugt den Cursor auf dem Bildschirm. Während DISPTMG "Low" ist, wird CUDISP unterdrückt.

Light Pen Strobe (LPSTB)

LPSTB ist ein aktiv "High" Eingangssignal, das durch Strobe Impulse, die vom Lichtgriffel erzeugt werden, entsteht. Wenn dieses Signal aktiviert ist, werden MA0 - MA13 im 14-Bit Lichtgriffel-Register abgespeichert.

Vertical Total Adjust Register (R5)

Dieses Register dient dem Feinabgleich der Bildfrequenz durch Hinzufügen einzelner (bis 31) Elektronenstrahlzeilen zum durch R0, R4 und R9 festgelegten Raster.

Vertical Displayed Register (R6)

Dieses Register wird dazu benötigt, um die Anzahl der angezeigten Zeilen auf dem Bildschirm programmieren zu können.

Vertical Sync Position Register (R7)

Durch Programmierung dieses Registers wird die vertikale Synchronisationsposition definiert. Dadurch wird es möglich, das Bild vertikal zu versetzen. Wenn der Wert des Registers erhöht wird, verschiebt sich das Bild nach oben. Bei seiner Verringerung verschiebt es sich dementsprechend nach unten.

Interlace and Skew Register (R8)

Interlace bedeutet soviel wie Zeilensprungverfahren. Die Interlacefunktion ist bedeutsam, wenn Schrift oder Zeichen eines Computers in ein normales Fernsehbild eingeblendet werden sollen. Beim Colour Genie ist dies jedoch nicht möglich. Die Skew Funktion dient dazu, das DISPTMG- und CUR-Signal zu verzögern. Bei der Verzögerung handelt es sich um die Anzahl der Taktzyklen, die zwischen der Adressierung der das Zeichen enthaltenden Speicherzelle durch den CRTC und dem Erscheinen des Zeichens auf dem Bildschirm ablaufen.

Dabei wird die
1. Verzögerung durch eine Zwischenspeicherung in Z8 und die
2. Verzögerung durch das Schieberegister Z28 hervorgerufen.
Da beim Colour Genie also eine Verzögerung von 2 Zeichentakten nötig ist, liegt die einzige Anwendung darin, durch Setzen jeweils beider Verzögerungsbits beim DISPTMG den Bildschirm völlig abzuschalten.
Das gleiche gilt für das Abschalten des Cursors.

DISPTMG und CUR Verzögerungsbits:

D1/C1	D0/C0	DISPTMG/CUR
0	0	keine Verzögerung
0	1	eine Taktverzögerung
1	0	zwei Taktverzögerungen
1	1	keine Anzeige

Maximum Raster Address Register (R9)

Der Inhalt dieses Registers bestimmt die Anzahl der Elektronenstrahlzeilen pro Textzeile. Da diese auch durch die Hardware festgelegt ist, sind Änderungen sinnlos.

Originalausschnitt aus dem Datenblatt des HD46505:

■ REGISTER DESCRIPTION

Table 1 Internal Registers Assignment

$\overline{CS}$	RS	Address Register					Register #	Register Name	Program Unit	READ	WRITE	Data Bit						
		4	3	2	1	0						7	6	5	4	3	2	1
1	×	×	×	×	×	×			–	–	–							
0	0	×	×	×	×	×	AR	Address Register	–	×	○							
0	1	0	0	0	0	0	R0	Horizontal Total *	Character	×	○							
0	1	0	0	0	0	1	R1	Horizontal Displayed	Character	×	○							
0	1	0	0	0	1	0	R2	Horizontal Sync* Position	Character	×	○							
0	1	0	0	0	1	1	R3	Sync Width	Vertical-Raster, Horizontal-Character	×	○	wv3	wv2	wv1	wv0	wh3	wh2	wh1
0	1	0	0	1	0	0	R4	Vertical Total *	Line	×	○							
0	1	0	0	1	0	1	R5	Vertical Total Adjust	Raster	×	○							
0	1	0	0	1	1	0	R6	Vertical Displayed	Line	×	○							
0	1	0	0	1	1	1	R7	Vertical Sync * Position	Line	×	○							
0	1	0	1	0	0	0	R8	Interlace & Skew	–	×	○	C1	C0	D1	D0			V
0	1	0	1	0	0	1	R9	Maximum Raster Address	Raster	×	○							
0	1	0	1	0	1	0	R10	Cursor Start Raster	Raster	×	○		B	P				
0	1	0	1	0	1	1	R11	Cursor End Raster	Raster	×	○							
0	1	0	1	1	0	0	R12	Start Address(H)	–	○	○							
0	1	0	1	1	0	1	R13	Start Address(L)	–	○	○							
0	1	0	1	1	1	0	R14	Cursor(H)	–	○	○							
0	1	0	1	1	1	1	R15	Cursor (L)	–	○	○							
0	1	1	0	0	0	0	R16	Light Pen(H)	–	○	×							
0	1	1	0	0	0	1	R17	Light Pen(L)	–	○	×							

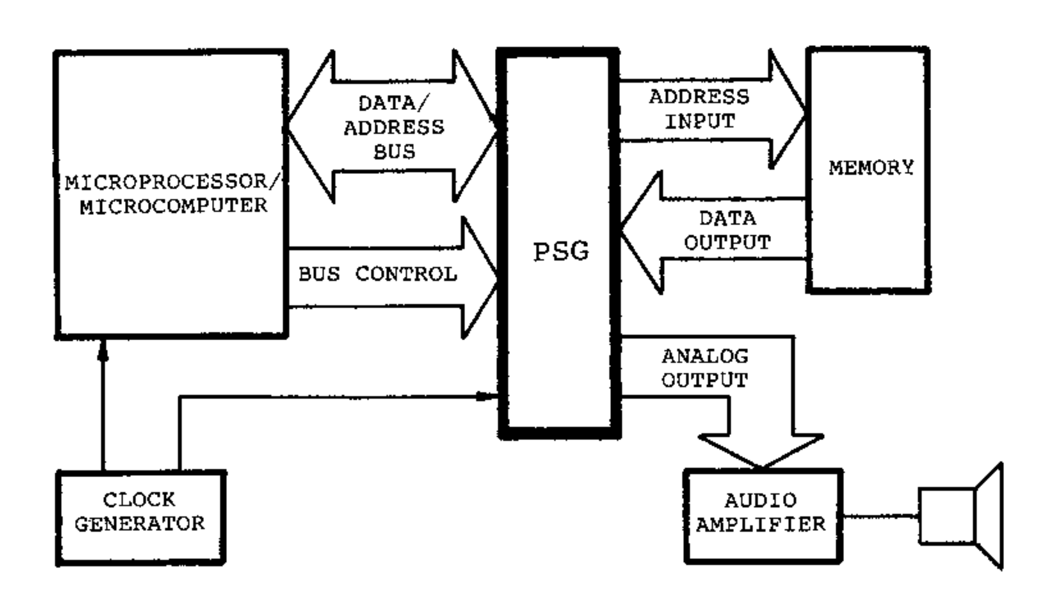
[NOTE] 1. The Registers marked *: (Written Value) = (Specified Value) – 1
2. Written Value of R9 is mentioned below.
   1) Non-interlace Mode, Interlace Sync Mode } (Written Value Nr) = (Specified Value) – 1
   2) Interlace Sync & Video Mode
      (Written Value Nr) = (Specified Value) – 2
3. C0 and C1 specify skew of CUDISP output signal.
   D0 and D1 specify skew of DISPTMG output signal.
   When S is "1", V specifies video mode. S specifies the Interlace Sync Mode.
4. B specifies the cursor blink. P specifies the cursor blink period.
5. wv0~wv3 specify the pulse width of Vertical Sync Signal.
   wh0~wh3 specify the pulse width of Horizontal Sync Signal.
6. R0 is ordinally programmed to be odd number in interlace mode.
7. ○; Yes, ×; No

5. Der PSG

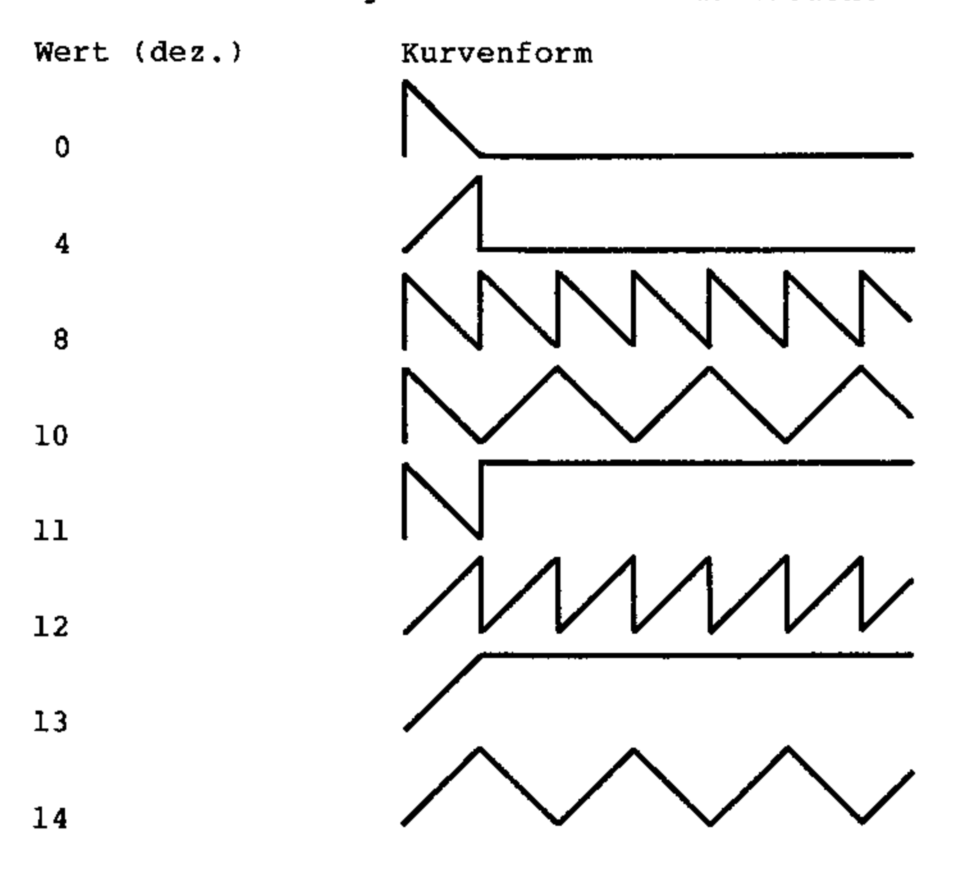
PSG ist die Abkürzung für "Programmable Sound Generator".
Es handelt sich bei diesem hochintegrierten Bauteil um einen AY-3-8910, der mit 8- und 16-Bit Prozessoren zusammengeschaltet werden kann. Im Colour Genie übernimmt er die gesamte Tonausgabe. Der Ton wird über den Lautsprecher des Fernsehers oder aber auch am Audio-Ausgang des Colour Genies als NF-Signal (anschließbar an alle üblichen Verstärkeranlagen) ausgegeben.

Durch seine Flexibilität ist er zur Erzeugung von Musik, Geräusch Effekten, Alarmsignalgeber und FSK-Modulator einsetzbar. Über den AY-3-8910 erhält der Mikroprozessor zwei parallele bidirektionale 8-Bit Ports, deren Aus- bzw. Eingänge TTL-kompatibel sind. Eine Tonausgabe erfolgt über die drei analogen Ausgänge des PSG, die mit Frequenz, Hüllkurve und Rauschen belegt werden können.

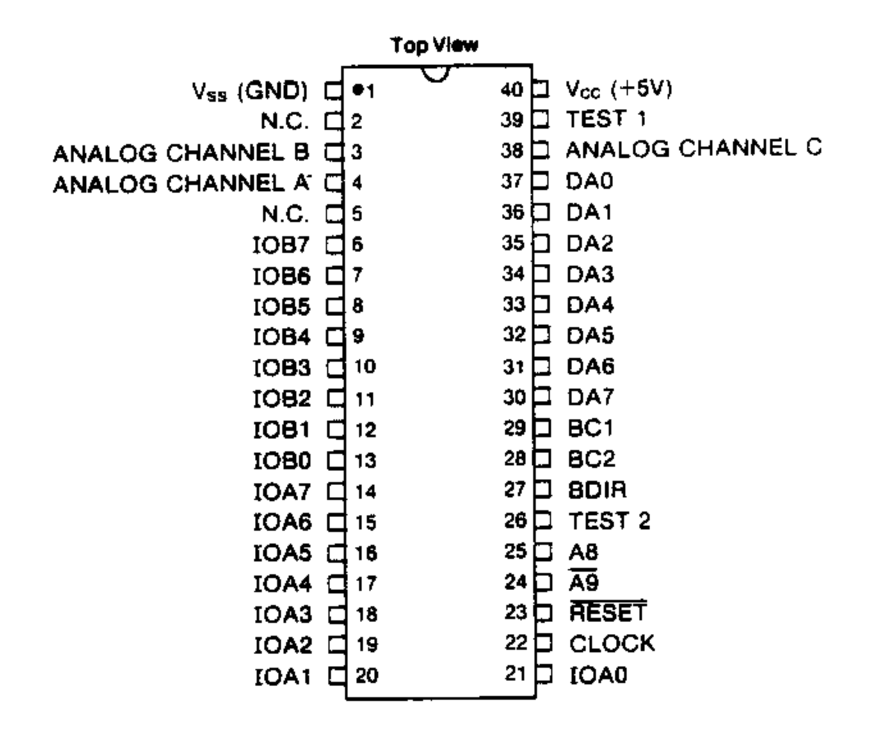
System Diagramm:



Erhalten die Register 8,9 und 10 als Inhalt den Wert 16, so wird eine Modulation des Signals mit der Hüllkurve erreicht. Die Hüllkurve kann 8 verschiedene Formen annehmen, die durch den Inhalt des Registers 13 bestimmt werden.



Die Anschlußbelegung des AY-3-8910:

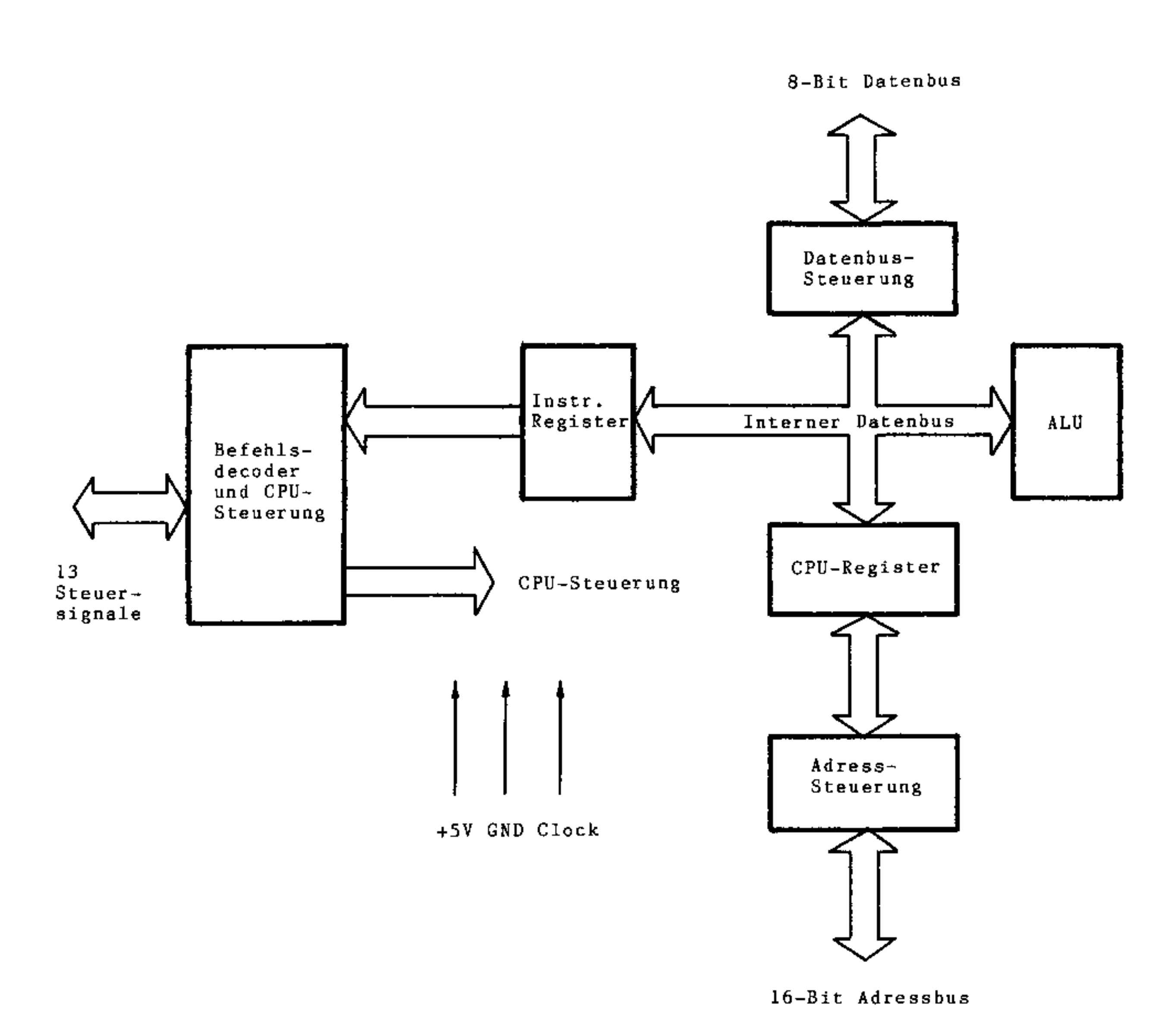


6. Die Z80-CPU:

Das Colour Genie enthält einen Mikroprozessor vom Typ Z80.
Bei der Z80-CPU handelt es sich um einen 1 Chip-Mikroprozessor in n-Kanal-Silicon-Gate-Technologie. Sein Befehlssatz umfaßt 158 Befehle, darunter auch sämtliche 78 Instruktionen des 8080. Er beinhaltet 17 interne Register und ermöglicht 3 schnelle Interrupt-Behandlungsarten, sowie einen zusätzlichen, nichtmaskierbaren Interrupt. Da alle Anschlüsse TTL-kompatibel sind, ist ein direkter Anschluß von dynamischen oder statischen Standardspeicherchips ohne zusätzlichen Bauteileaufwand möglich. Der Prozessor enthält eine eingebaute dynamische Refresh-Hardware, die jedoch beim Colour Genie keine Verwendung findet.
Die Z80-CPU benötigt nur eine einzige 5V-Versorungsspannung.

Das folgende Blockdiagramm zeigt den internen Aufbau.

Z80-CPU-Blockschaltbild:



Input/Output Request ($\overline{IORQ}$)

Wird dieser Tri-State-Ausgang aktiv, so hat das die Bedeutung, daß an den niederwertigen 8 Bits vom Adressbus eine Adresse zur I/O-Portauswahl ansteht. Das Signal wird auch dann erzeugt, wenn eine Interruptanforderung akzeptiert wurde. In diesem Fall kann dann der zugehörige Interrupt-Vektor auf den Datenbus gelegt werden.

Memory Read ($\overline{RD}$)

Ein $\overline{RD}$-Signal an dem Tri-State Ausgang bedeutet, daß die CPU Daten vom Speicher oder von einem I/O-Port lesen wird. Der angesprochene Speicher oder I/O-Baustein interpretiert das Signal als Aufforderung, Daten auf den Datenbus zu legen.

Memory Write ($\overline{WR}$)

Das $\overline{WR}$-Signal erscheint an einem Tri-State Ausgang und zeigt an, daß die CPU Daten für den Speicher oder einen I/O-Baustein bereithält.

Refresh ($\overline{RFSH}$)

Wenn die niederwertigen 7 Bit des Adressbus eine Refreshadresse für dynamische Speicher führen, und das laufende $\overline{MREQ}$-Signal zur Einleitung eines Refresh-Zyklus für alle angeschlossenen dynamischen Speicher benutzt werden soll, so wird das Signal $\overline{RFSH}$ aktiv.

Halt state ($\overline{HALT}$)

Ein Signal am $\overline{HALT}$-Ausgang bedeutet, daß die CPU einen (Software-)$\overline{HALT}$-Befehl ausgeführt hat und zur weiteren Bearbeitung des Programms auf ein Interrupt-Signal wartet. Dabei kann es sich um einen nicht-maskierbaren Interrupt oder aber auch um einen freigegebenen maskierbaren Interrupt handeln. Im Halt-Zustand führt die CPU zur Sicherstellung des Refresh-Vorganges Leerbefehle (NOPs) aus.

Wait ($\overline{WAIT}$)

Ein Low-Signal am $\overline{WAIT}$-Eingang zeigt der CPU, daß die angespro-Speicher- oder I/O-Bausteine noch nicht zur Datenübertragung bereit sind. Die CPU führt Wait-Zyklen aus, solange der Eingang aktiviert wird. Ein Refresh-Zyklus findet in dieser Zeit nicht statt.

Der Z80-CPU-Befehlssatz:

Im folgenden wird lediglich ein Überblick über den Z80-Befehlssatz gegeben. Genauere Einzelheiten über die Programmierung des Z80 sind der Fachliteratur zu entnehmen.
Zu unterscheiden sind folgende Befehlsgruppen:

* 8 Bit-Ladebefehle
* 16 Bit-Ladebefehle
* Austauschbefehle
* Blocktransfers im Speicher
* Blocksuchbefehle
* 8 Bit arithmetische und logische Befehle
* 16 Bit arithmetische Befehle
* Allgemeine Akkumulator- und Statusanweisungen
* Akku-Rotieren und -Schieben
* Bit Setzen, Rücksetzen und Testen
* Ein/Ausgabe
* Sprünge
* Unterprogrammaufrufe
* Restarts
* Rücksprünge
* Sonstige Befehle

Der Z80-Befehlssatz, alphabetisch sortiert:

Mnemonisch	Operation
ADC A,s	Addiere den Akku und den festgelegten Operanden mit Übertrag (Carry)
ADC HL,ss	Addiere HL und das Registerpaar ss mit Übertrag (Carry)
ADD A,(HL)	Addiere den Akku mit der indirekt adressierten Speicherstelle (HL)
ADD A,(IX+d)	Addiere den Akku mit der indiziert adressierten Speicherstelle (IX+d)
ADD A,(IY+d)	Addiere den Akku mit der indiziert adressierten Speicherstelle (IY+d)
ADD A,n	Addiere den Akku mit den unmittelbaren Daten n
ADD A,r	Addiere den Akku mit dem Register r
ADD HL,ss	Addiere HL und das Registerpaar ss
ADD IX,pp	Addiere IX und das Registerpaar pp
ADD IY,rr	Addiere IY und das Registerpaar rr
AND s	Akku und Operand s werden durch die logische Funktion "UND" verknüpft
BIT b,(HL)	Teste Bit b der indirekt adressierten Speicherzelle (HL)
BIT b,(IX+d)	Teste Bit b der indiziert adressierten Speicherzelle (IX+d)
BIT b,(IY+d)	Teste Bit b der indiziert adressierten Speicherzelle (IY+d)
BIT b,r	Teste Bit b des Registers r
CALL cc,nn	Bedingter Unterprogrammaufruf
CALL nn	Aufruf eines Unterprogramms an der Adresse nn
CCF	Komplementiere Übertragsflag
CP s	Vergleiche den Operanden s mit dem Akku
CPD	Vergleiche und dekrementiere
CPDR	Blockvergleich und Dekrementieren

Mnemonisch	Operation
LD r,r'	Lade das Register r aus dem Register r'
LD (BC),A	Lade die indirekt adressierte Speicherzelle (BC) aus dem Akku
LD (DE),A	Lade die indirekt adressierte Speicherzelle (DE) aus dem Akku
LD (HL),n	Lade die unmittelbaren Daten n in die indirekt adressierte Speicherzelle (HL)
LD (HL),r	Lade die indirekt adressierte Speicherzelle (HL) aus dem Register r
LD r,(IX+d)	Lade das Register r indirekt aus der indiziert adressierten Speicherzelle (IX+d)
LD r,(IY+d)	Lade das Register r indirekt aus der indiziert adressierten Speicherzelle (IY+d)
LD (IX+d),n	Lade die indiziert adressierte Speicherzelle (IX+d) mit den unmittelbaren Daten n
LD (IY+d),n	Lade die indiziert adressierte Speicherzelle (IY+d) mit den unmittelbaren Daten n
LD (IX+d),r	Lade die indiziert adressierte Speicherzelle (IX+d) aus dem Register r
LD (IY+d),r	Lade die indiziert adressierte Speicherzelle (IY+d) aus dem Register r
LD A,(nn)	Lade den Akku aus der Speicherstelle (nn)
LD (nn),A	Lade die direkt adressierte Speicherstelle (nn) aus dem Akku
LD (nn),dd	Lade die durch nn und nn+1 adressierten Speicherstellen aus dem Registerpaar dd
LD (nn),HL	Lade die durch nn und nn+1 adressierten Speicherstellen aus dem Register HL
LD (nn),IX	Lade die durch nn und nn+1 adressierten Speicherstellen aus dem Register IX
LD (nn),IY	Lade die durch nn und nn+1 adressierten Speicherstellen aus dem Register IY
LD A,(BC)	Lade den Akku aus der durch das Registerpaar BC indirekt adressierten Speicherstelle
LD A,(DE)	Lade den Akku aus der durch das Registerpaar DE indirekt adressierten Speicherstelle
LD A,I	Lade den Akku aus dem Interruptvektor-Register I
LD I,A	Lade das Interruptvektor-Register I aus dem Akku
LD A,R	Lade den Akku aus dem Memory-Refresh-Register R
LD HL,(nn)	Lade das Register HL aus den Speicherzellen nn und nn+1
LD IX,nn	Lade das Register IX mit den unmittelbaren Daten nn
LD IX,(nn)	Lade das Register IX aus den Speicherzellen nn und nn+1
LD IY,nn	Lade das Register IY mit den unmittelbaren Daten nn
LD IY,(nn)	Lade das Register IY aus den Speicherzellen nn und nn+1
LD R,A	Lade das Memory-Refresh-Register aus dem Akku
LD r,(HL)	Lade das Register r indirekt aus der Speicherstelle (HL)
LD SP,HL	Lade den Stapelzeiger aus HL
LD SP,IX	Lade den Stapelzeiger aus dem Register IX
LD SP,IY	Lade den Stapelzeiger aus dem Register IY
LDD	Blockladen mit Dekrementieren
LDDR	Wiederholtes Blockladen mit Dekrementieren

Anhang A

Liste der Basic-Befehle und ihrer Tokens

Microsoft-Basic speichert Befehlsworte nicht Buchstabe für Buchstabe, sondern platzsparend als Codezahlen (sogen. Tokens). Diese unterscheiden sich von normalen Schriftzeichen durch das gesetzte Bit 7, also einen Wert über 127 (128-255).

Beim Abschluß der Eingabe einer Zeile durch <ENTER> "übersetzt" der Computer die hier benutzten Befehle in diese Tokens; bei der Ausgabe per LIST findet eine"Rückübersetzung"in die entsprechenden Befehlsworte statt.

Die gleichen Codes werden beim Colour-Genie auch für Graphikzeichen verwendet. Mithin erscheinen sie in einem Listing als solche, wenn sie innerhalb eines Strings (" ") stehen, jedoch als Befehle, wenn sie sich im Programmtext außerhalb von Anführungsstrichen befinden.

Da auf diese Weise nur ein Befehlssatz von maximal 128 unterschiedlichen Statements kodiert werden kann, wird für die speziellen Befehle des Colour-Genies (z. B.: COLOUR, PLOT, SOUND) auf Doppeltokens zurückgegriffen, d.h., diese werden durch zwei Zahlen dargestellt, deren erste immer den Wert 255 hat.

Die Statements ELSE und ' ("Kurzform" von REM) werden ebenfalls durch mehrere Zeichen dargestellt:

ELSE = 58 149   Hierbei ist 58 der Doppelpunkt, den der BASIC-Interpreter zur Befehlstrennung braucht, der aber hier nicht mit eingegeben werden muß und der auch nicht im Listing erscheint.

' = 58 147 251   Für den Doppelpunkt gilt das oben gesagte; ' kann also für Remarks am Zeilenende ohne vorhergehenden Doppelpunkt eingegeben werden (nicht aber REM). 147 ist das Token für REM und 251 dasjenige für ', welches beim LISTen auch dafür sorgt, daß Doppelpunkt und REM nicht erscheinen.

Anhang B

Der Parallelport

Der Parallelport ist über die Register 14 und 15 des PSG zugänglich, wobei die Bits 6 und 7 des Registers 7 die Datenrichtung bestimmen (Input oder Output).

Wenn z.B. Port A als Ausgang und Port B als Eingang benutzt werden soll, so ist Bit 6 zu setzen und Bit 7 zurückzusetzen. Dazu kann der Befehl SOUND 7,127 benutzt werden, der allerdings gleichzeitig jegliche Tonausgabe abschaltet.

Danach kann ausgegeben werden mit SOUND 14,DA und eingelesen werden mit DB = SOUND (15).
Bei den älteren ROM's ist zum Einlesen die Befehlsfolge
OUT 248,15 : DB = INP (249).

Da der PSG das Auslesen aller Registerinhalte gestattet - mit DR = SOUND (R) bzw. OUT 248,R : DR = INP (249) - kann eine Beeinflussung der Bits 0 - 5 des Registers 7 beim Rück-/Setzen der Bits 6 und 7 verhindert werden, indem man zuerst den Registerinhalt liest und ihn dann per AND und OR entsprechend verändert wieder zurückschreibt. Im gewählten Beispiel:

```
SOUND 7,(SOUND (7) OR 64 AND 127)
bzw.
OUT 248,7 : OUT 249,(INP (249) OR 64 AND 127)
```

Diese Eigenschaft gewährleistet ebenfalls, daß von Register 14 und 15 immer die an den Ports anliegenden Daten gelesen werden: Ist ein Port als Ausgang programmiert, so werden die Ausgangsdaten auch eingelesen, ist er als Eingang programmiert, so werden die Ausgangsdaten nur intern im PSG gespeichert - also nicht ausgegeben - und die Eingangsdaten gelesen.

Für die Druckerausgabe bei LPRINT oder LLIST werden die Ports A und B folgendermaßen verwendet:

Leitung		Signal	I/O	norm. Status
A0 - A7	=	Daten	(OUTPUT)	-
B0	=	STROBE	(OUTPUT)	LOW-Impuls
B4	=	ERROR*	(INPUT)	HIGH
B5	=	SELECT	(INPUT)	HIGH
B6	=	PAPER END	(INPUT)	LOW
B7	=	BUSY	(INPUT)	LOW

Im einfachsten Fall können die Datenleitungen des Druckers direkt mit Port A verbunden werden. Die Statusleitungen sollten über Vorwiderstände von 1 Kiloohm mit Port B verbunden werden, da dieser zur Ausgabe jedes STROBE-Impulses als OUTPUT geschaltet wird, was ohne diese Widerstände zu Kurzschlüssen führen würde.

Da die meisten Drucker mit der BUSY-Leitung auskommen, können B4 und B5 offen gelassen (= HIGH) und B6 über einen Widerstand mit Masse verbunden werden (= LOW).

Die serielle Schnittstelle

Die RS-232-Schnittstelle ist im Colour-Genie nur insofern hardwaremäßig realisiert, daß Pegelwandler für einen Ausgang und zwei Eingänge eingebaut sind, die über die Bits 1 und 2 des Ports 255 angesprochen werden.

Da hier über verschiedenen Bits auch andere Funktionen gesteuert werden (LGR - FGR, CHAR, BGRD, Cassettenfunktionen), existiert eine Speicherstelle im RAM (17180 dez. / 431C hex), die den momentanen Output-Status beinhaltet. Dieser wird bei jeder der genannten Funktionen dazu benutzt, die Beeinflussung der nicht beteiligten Bits zu vermeiden.

Hier kann auch der Ruhezustand des TXD-Ausganges eingestellt werden:

```
MARK  (-) = POKE 17180, PEEK (17180) OR 2
SPACE (+) = POKE 17180, PEEK (17180) AND 253
```

Bei den neuen ROMs läßt sich dasselbe erreichen mit:

```
SET 1,17180    bzw.   RESET 1,17180
```

Das Einlesen des Modem-Status (CD) oder des Status der RXD-Leitung kann über

```
CD = INP (255) AND 4 bzw.
RX = INP (255) AND 2
```

erfolgen.

Serielle Software

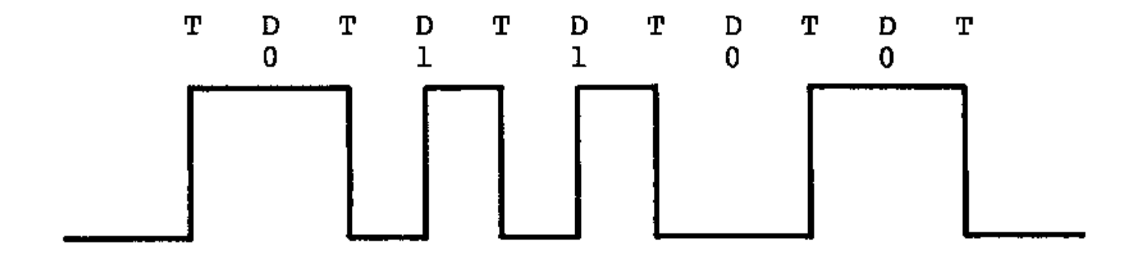
Da im Colour-Genie kein UART eingebaut ist, müssen die Serien-Parallel-Wandlung, die Start/Stopbit-Erzeugung sowie das Timing (Baud-Rate) per Maschinensoftware vorgenommen werden.

Auch hierbei ist der Inhalt der Speicherstelle 431C hex zur Verknüpfung mit dem auszugebenden Datum heranzuziehen, um während des Sendens eine Umschaltung anderer Funktionen zu vermeiden.

Anhang D

Das Cassetteninterface

Zur Aufzeichnung von Programmen und Daten auf Band wird beim Colour-Genie das Biphase-M-Verfahren benutzt. Hierbei werden sowohl Takt- als auch Datenbits in Form von Flußwechseln (Änderungen der Magnetisierungsrichtung) auf Band aufgezeichnet. Folgt auf einen (Takt-) Flußwechsel innerhalb einer gewissen Zeit ein weiterer, so ist das dazugehörige Datenbit = 1, folgt keiner, so ist es 0. Der nächste Flußwechsel ist dann wieder ein Taktbit.



Beim Laden dient ein rückgekoppelter Operationverstärker als Flankendetektor. Aufgrund seiner Beschaltung verbleibt er in dem Zustand, in den er durch die letzte Flanke des Eingangssignales "gekippt" wurde und reagiert dann nur noch auf Flanken in der anderen Richtung, wie sie der Aufzeichnung entsprechend folgen müssen. Hierdurch wird ein vom Computer verwertbares Rechtecksignal erzeugt, dessen weitere Decodierung dann per Software erfolgt. Zwei antiparallel geschaltete Dioden im Eingang des Interfaces "blenden" Störungen mit kleinen Pegeln aus.

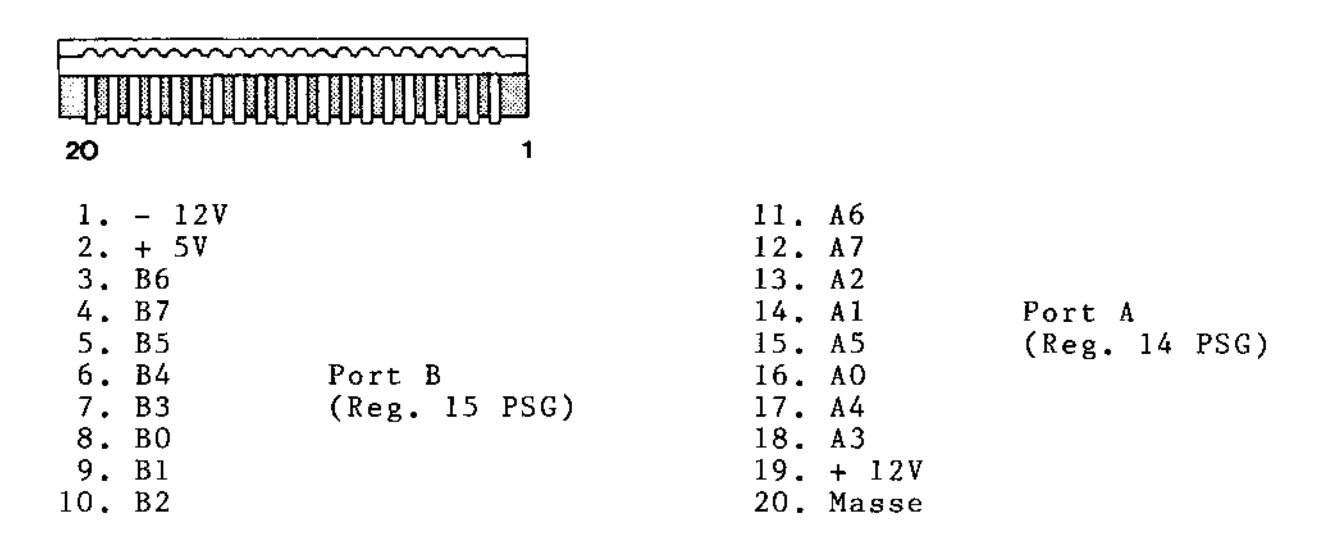
Aus den obigen Ausführungen ist leicht zu ersehen, daß der zeitliche Bezug der Flußwechsel zueinander die Information trägt; das Verfahren ist also nicht auf bestimmte Pegel oder Pegelkonstanz und auch nicht auf eine hohe Steilheit der Flanken (entsprechend einer hohen oberen Grenzfrequenz des Rekorders) angewiesen. Ebensowenig ist der Über-Alles-Frequenzgang ausschlaggebend. Wichtig ist allein, daß die Phasenbeziehungen des Signals über Band erhalten bleiben.

Dazu muß die Tonkopfeinstellung des verwendeten Rekorders möglichst optimal sein, bzw. die des wiedergebenden Rekorders mit der des aufnehmenden übereinstimmen.
Eine Justage des Tonkopfes hilft meist, jegliche Ladeprobleme zu beseitigen. Hierbei kann einfach nach Gehör auf beste Höhenwiedergabe abgeglichen werden (das menschliche Gehör reagiert praktisch nicht auf Phasenverschiebungen).

Bei neueren Colour-Genies ist eine Pegelanzeige eingebaut, die im optimalen Bereich (Mittelstellung des Zeigers) einen Pegel von etwa 3 V Spitze-Spitze anzeigt.

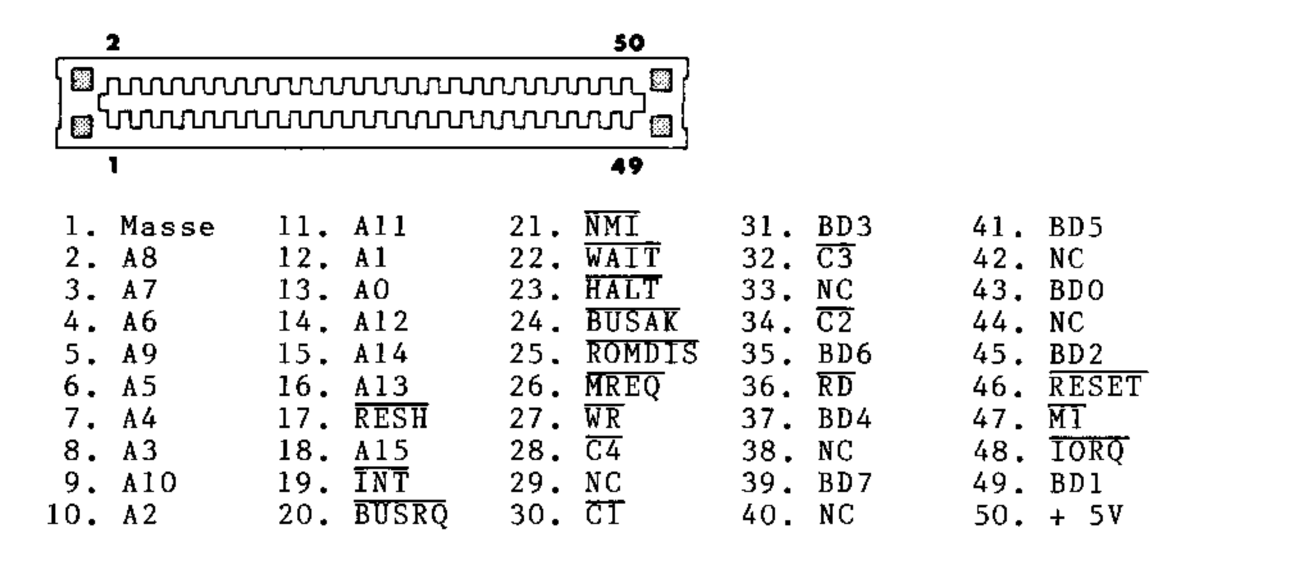
Kontaktbelegungen:

Parallelport:



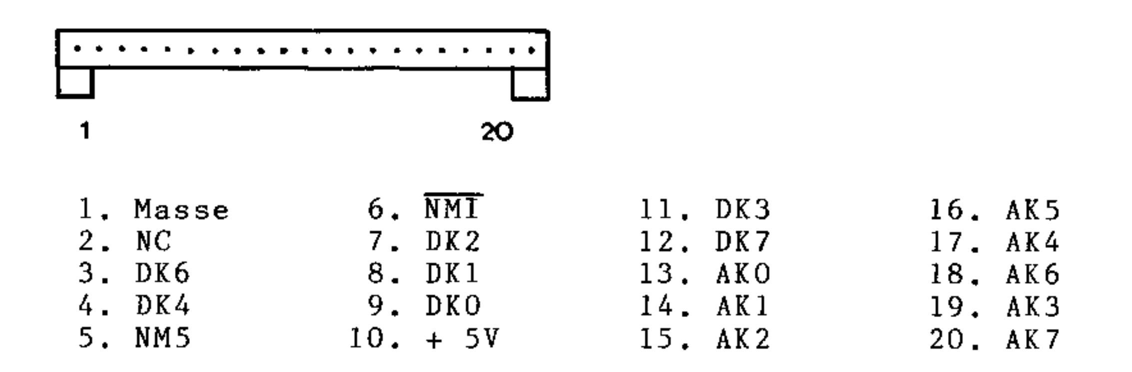
Pin	Signal		Pin	Signal	
1.	- 12V		11.	A6	
2.	+ 5V		12.	A7	
3.	B6		13.	A2	
4.	B7		14.	A1	Port A
5.	B5		15.	A5	(Reg. 14 PSG)
6.	B4	Port B	16.	A0	
7.	B3	(Reg. 15 PSG)	17.	A4	
8.	B0		18.	A3	
9.	B1		19.	+ 12V	
10.	B2		20.	Masse	

Expansion-Port:



1. Masse	11. A11	21. $\overline{NMI}$	31. BD3	41. BD5
2. A8	12. A1	22. $\overline{WAIT}$	32. $\overline{C3}$	42. NC
3. A7	13. A0	23. $\overline{HALT}$	33. NC	43. BD0
4. A6	14. A12	24. $\overline{BUSAK}$	34. $\overline{C2}$	44. NC
5. A9	15. A14	25. $\overline{ROMDIS}$	35. BD6	45. BD2
6. A5	16. A13	26. $\overline{MREQ}$	36. $\overline{RD}$	46. $\overline{RESET}$
7. A4	17. $\overline{RESH}$	27. $\overline{WR}$	37. BD4	47. $\overline{M1}$
8. A3	18. A15	28. $\overline{C4}$	38. NC	48. $\overline{IORQ}$
9. A10	19. $\overline{INT}$	29. NC	39. BD7	49. BD1
10. A2	20. $\overline{BUSRQ}$	30. $\overline{C1}$	40. NC	50. + 5V

Tastatur:



1. Masse	6. $\overline{NMI}$	11. DK3	16. AK5
2. NC	7. DK2	12. DK7	17. AK4
3. DK6	8. DK1	13. AK0	18. AK6
4. DK4	9. DK0	14. AK1	19. AK3
5. NM5	10. + 5V	15. AK2	20. AK7

Stückliste Hauptplatine:

Symbol	IC
Z1	74LS02
Z2	74LS04
Z3	74LS86
Z4	74LS32
Z5	74LS74
Z6	74LS00
Z7	74LS32
Z8	74LS374
Z9	74LS00
Z10	74LS74
Z11	74LS08
Z12	4116
Z13	4116
Z14	4116
Z15	4116
Z16	74LS374
Z17	74LS173
Z18	74LS273
Z19	74LS157
Z20	4116
Z21	4116
Z22	4116
Z23	4116
Z24	74LS368
Z25	74LS174
Z26	74LS245
Z27	2716
Z28	74LS166
Z29	74LS367
Z30	2114
Z31	2114
Z32	74LS08
Z33	74LS368
Z34	74LS368
Z35	74LS245
Z36	74LS367
Z37	74LS166
Z38	74LS166
Z39	2114
Z40	74LS138
Z41	74LS20
Z42	74LS157
Z43	74LS157
Z44	74LS00
Z45	ROM1
Z46	ROM2
Z47	Z80CPU
Z48	74LS08
Z49	74LS157
Z50	74LS157
Z51	74LS10
Z52	74LS367
Z53	74LS32
Z54	74LS132
Z55	74LS139

Symbol	IC
Z56	74LS139
Z57	CRTC HD46505
Z58	74LS157
Z59	74LS157
Z60	PSG AY-3-8910
Z61	LM747
Z62	LM747
Z63	74LS74
Z64	74LS27
Z65	74LS161
Z66	74LS04

Symbol	Transistor
Q1	9012
Q2	9013
Q3	9013
Q4	9013

Symbol	Zener Diode
Z1	5,6V
Z2	6V
Z3	6V
Z4	6V

Symbol	Diode
D1	1N60
D2	1N60
D3	1N60
D4	1N60
D5	1N60
D6	1N60
D7	1N60
D8	1N60
D9	1N60
D10	1N4148
D11	1N4148
D12	1N60
D13	1N60
D14	1N60
D15	1N60
D16	1N4148
D17	1N4148
D18	1N60
D19	1N60

Symbol	Kondensator	Symbol	Kondensator
C62	0,1u	C67	0,1u
C63	0,1u	C68	150p
C64	0,1u	C69	1n
C65	0,1u	C70	33u
C66	0,1u	C71	1u
		C72	1u

Stückliste BASIC-Interpreter Karte:

Symbol	IC	Symbol	Kondensator
Z1	2532 (ROM1)	C1	0,1u
Z2	2532 (ROM2)	C2	0,1u
Z3	2532 (ROM3)	C3	0,1u
Z4	2532 (ROM4)	C4	0,1u
Z5	74LS139	C5	0,1u

Stückliste Color Encoder:

Symbol	IC
Z1	74LS74
Z2	74LS86
Z3	74LS125
Z4	74LS125
Z5	74LS02

Symbol	Transistor
Q1	9018
Q2	9018
Q3	9018

Symbol	Diode
D1	1ss99
D2	1N60
D3	1ss99

Symbol	Induktivität
L1	10uH
L2	10uH

Symbol	Widerstand
R1	---
R2	2K7
R3	3K3
R4	2K7
R5	2K
R6	2K
R7	2K
R8	2K
R9	3K3
R10	1K8
R11	56K
R12	3K3
R13	47
R14	10K
R15	10K

Symbol	Kondensator
C1	0,1u
C2	0,1u
C3	50p
C4	0,1u
C5	20p
C6	2,7n
C7	0,1u
C8	0,1u
C9	0,1u

Stückliste EG2012 (Druckerinterface):

Symbol	IC	Symbol	Widerstand
Z1	74LS367	R1	3K9
Z2	74LS02	R2	3K9
Z3	74LS123	R3	3K9
		R4	20K
		R5	100K

Symbol	Kondensator
C1	22n
C2	220p
C3	0,1u
C4	0,1u

Stückliste ROM-Einschubkassette:

Symbol	IC	Symbol	Kondensator
Z1	2532	C1	0,1u
Z2	2532	C2	0,1u
Z3	2532	C3	0,1u
Z4	74LS367		
Z5	74LS367		

Stückliste Netzteil:

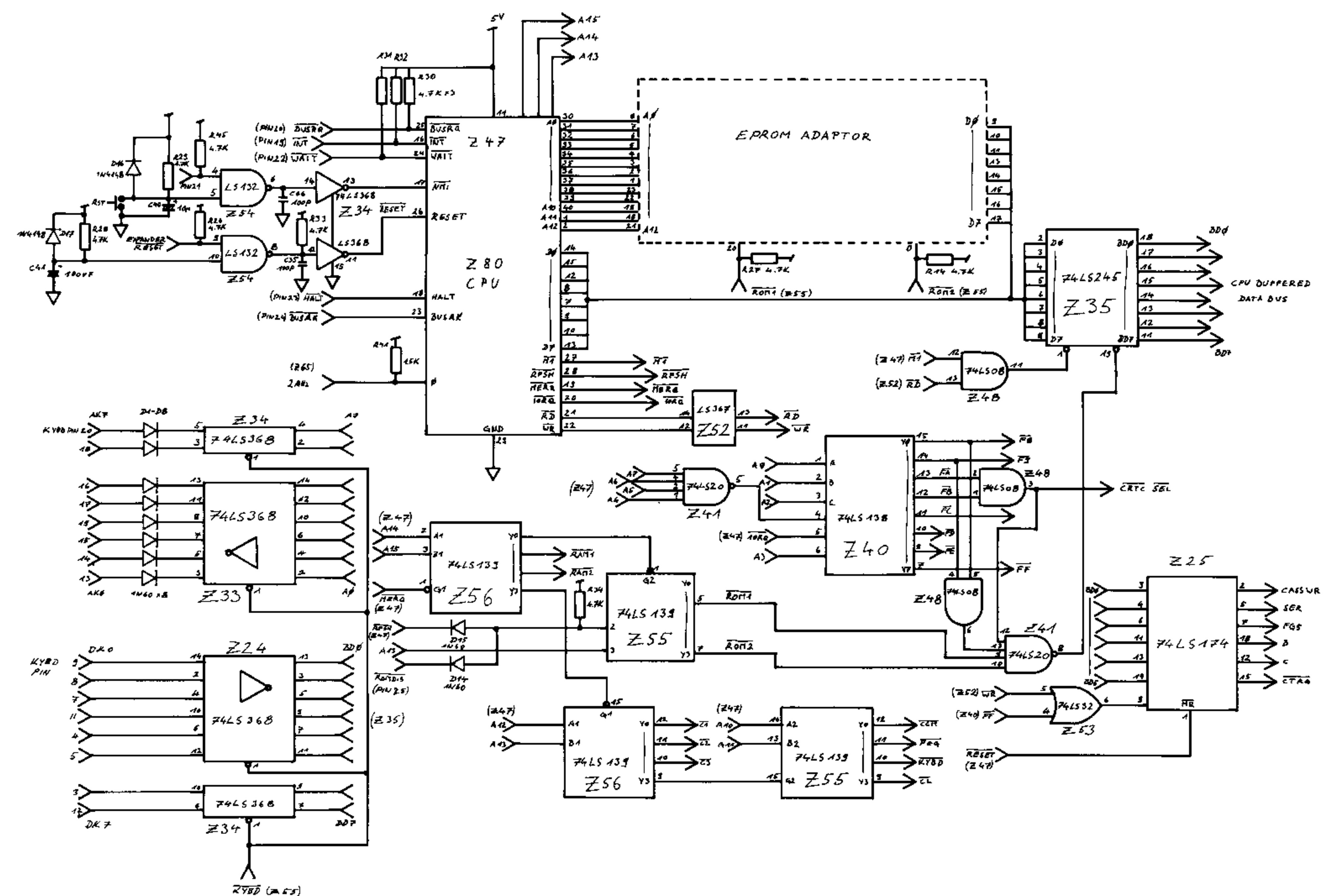
Symbol	IC	Symbol	Widerstand
Z1	7805	R1	4,7
Z2	7812		
Z3	7912		

Symbol	Transistor
Q1	MJ2955

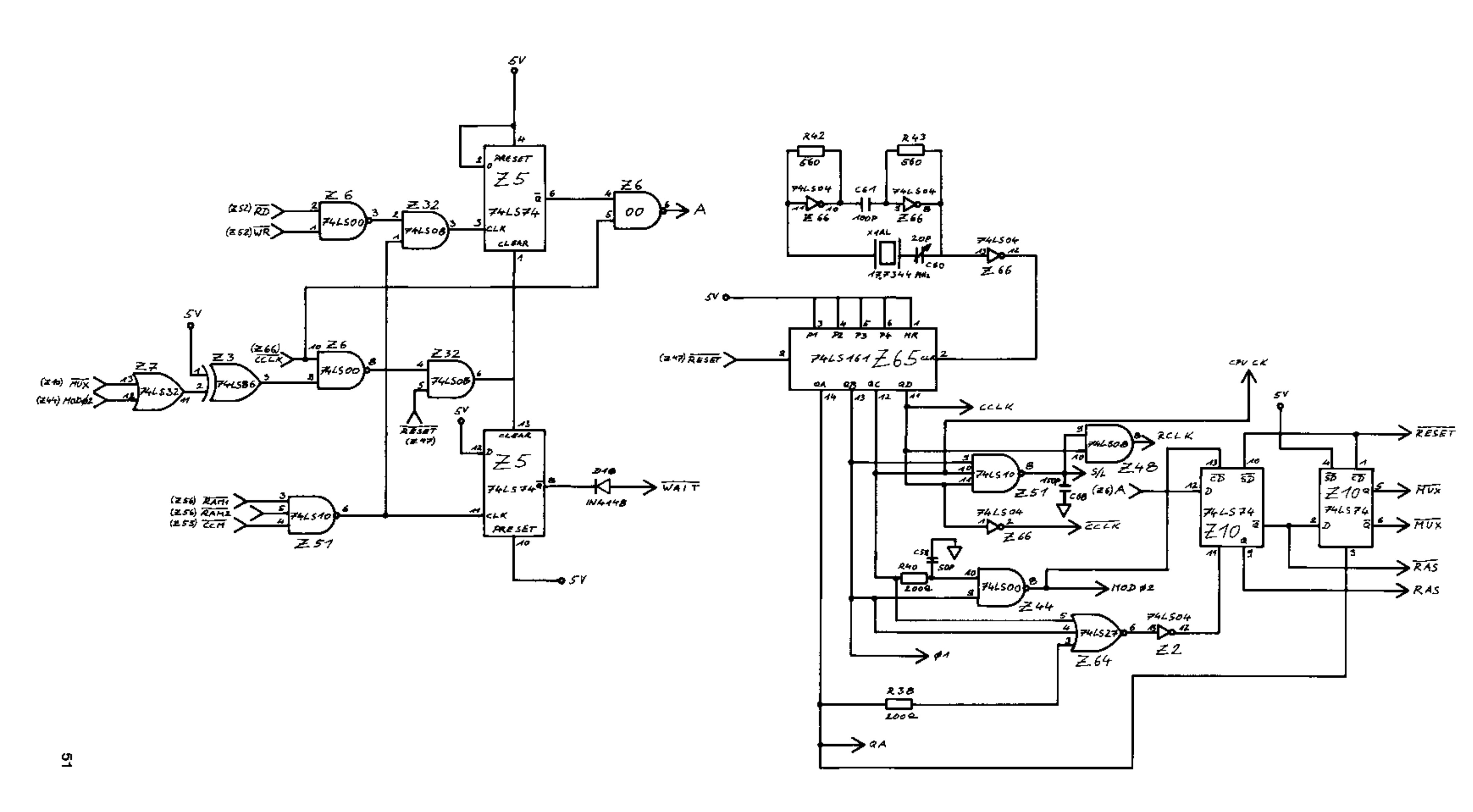
Symbol	Gleichrichter
G1	4A/50V
G2	1A/50V

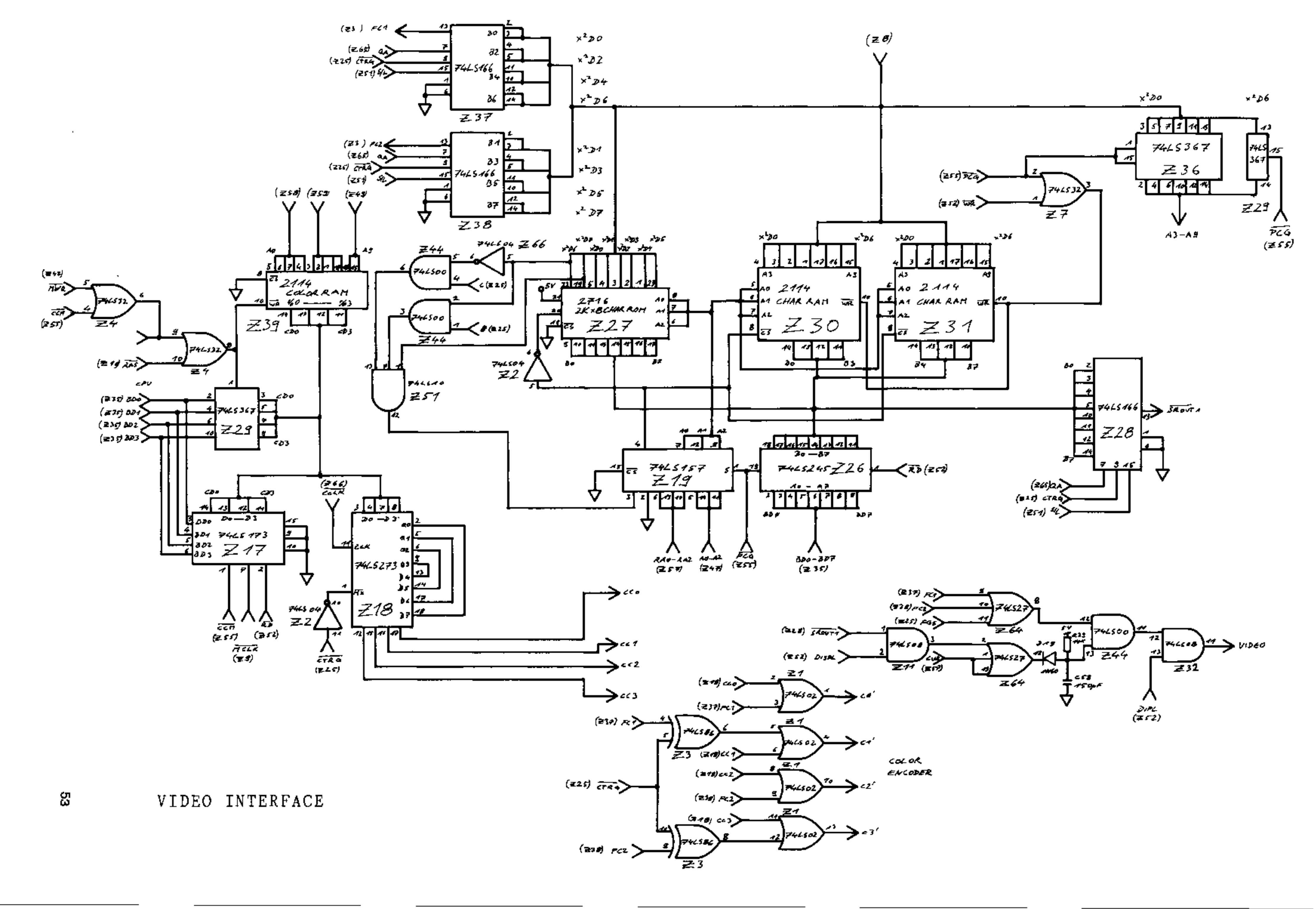
Symbol	Kondensator
C1	0,1u
C2	0,1u
C3	0,1u
C4	10000u
C5	220u
C6	47u
C7	0,1u
C8	0,1u
C9	0,1u
C10	22000u
C11	47u
C12	0,1u
C13	22000u
C14	47u

CPU AND DECODING CIRCUIT



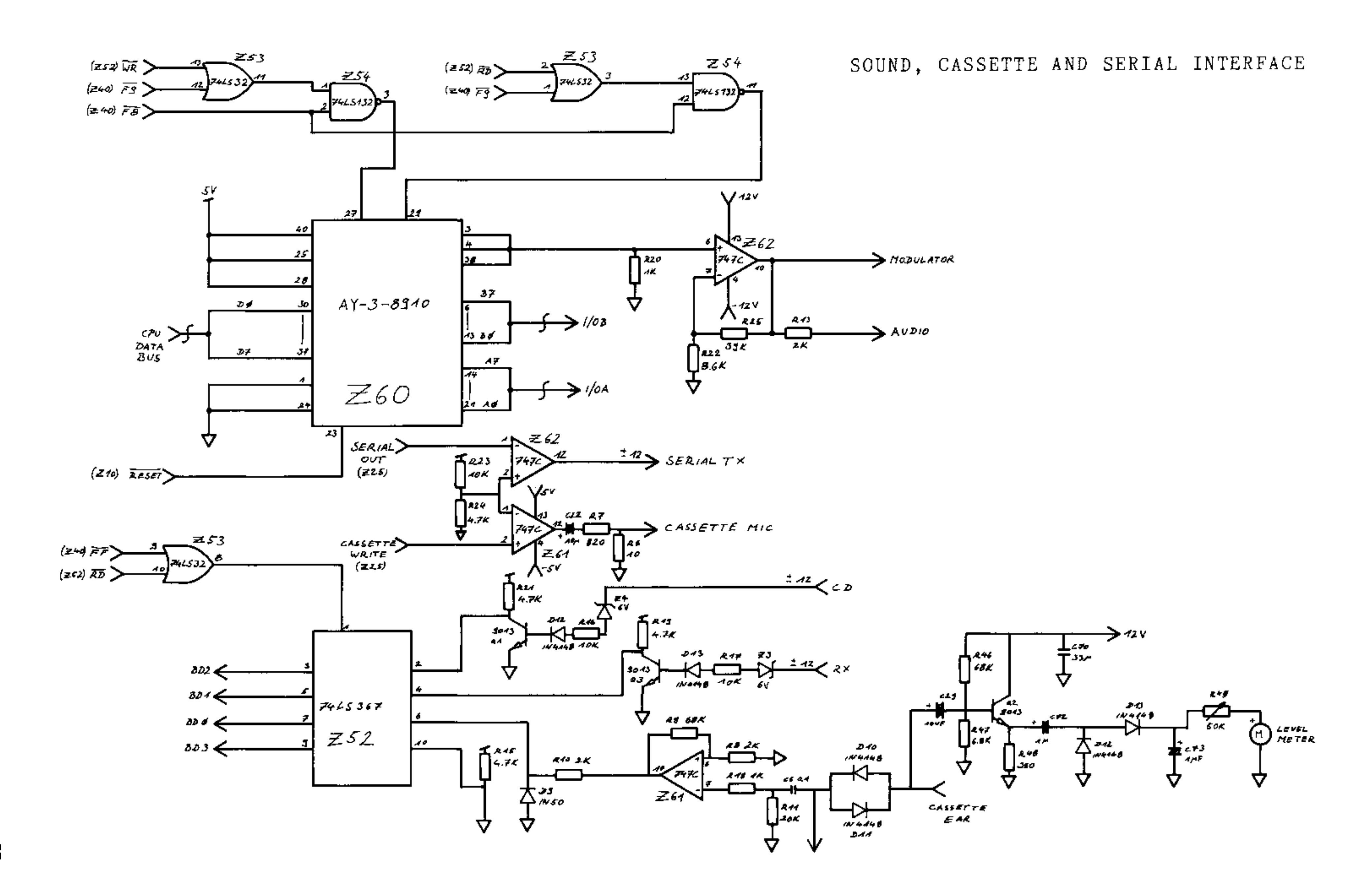
SYSTEM TIMING CIRCUIT



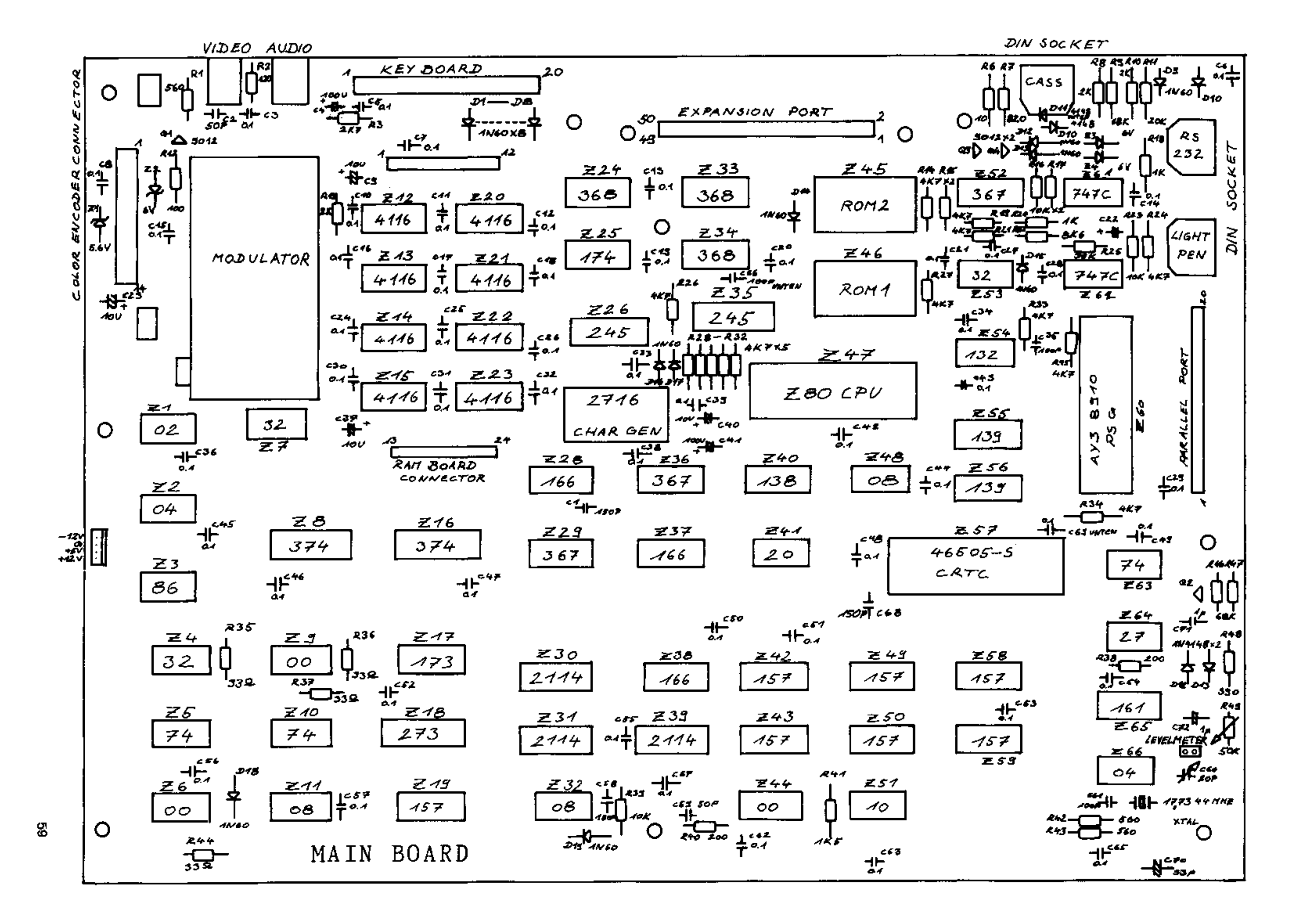


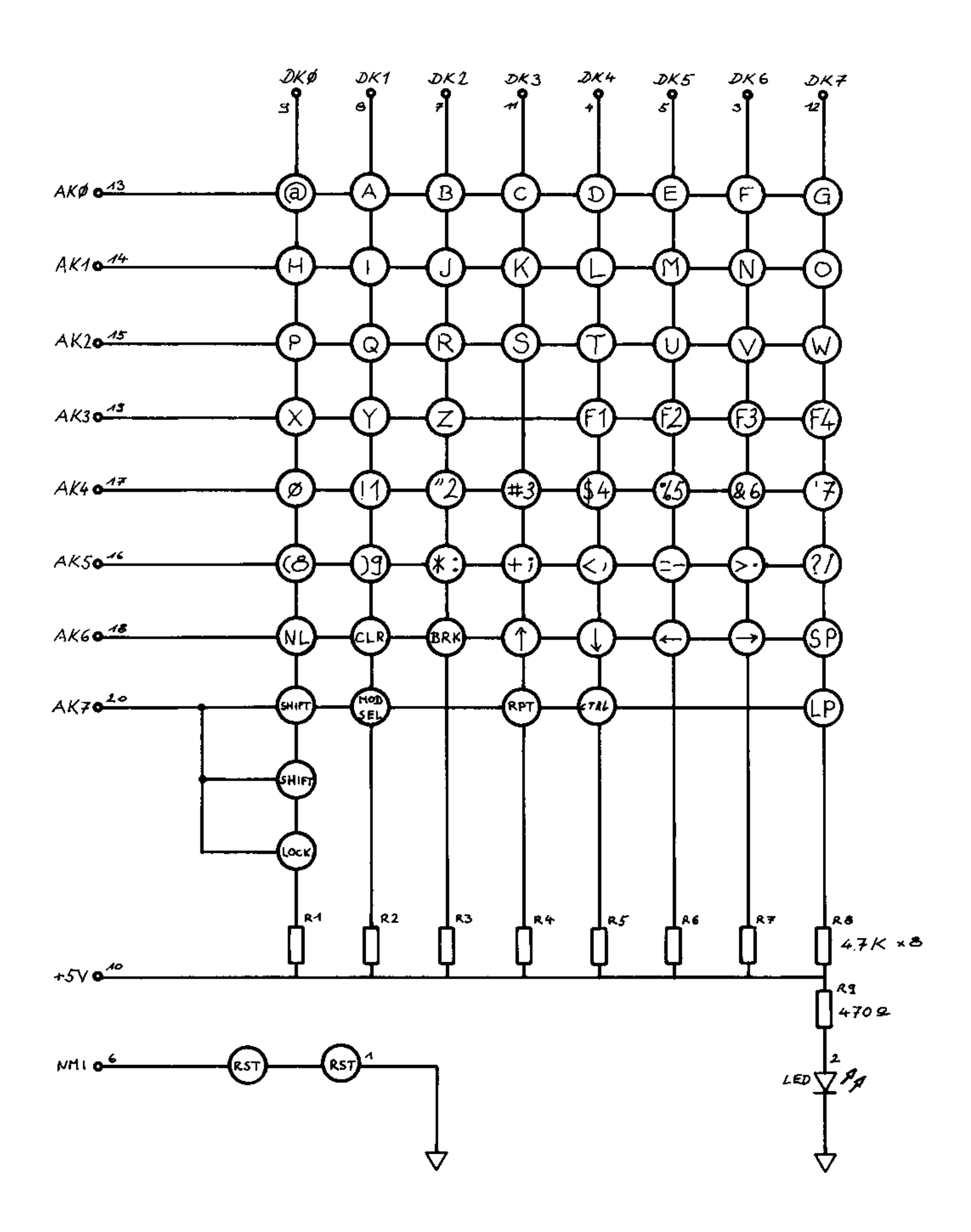
VIDEO INTERFACE

VIDEO INTERFACE AND SYSTEM RAM

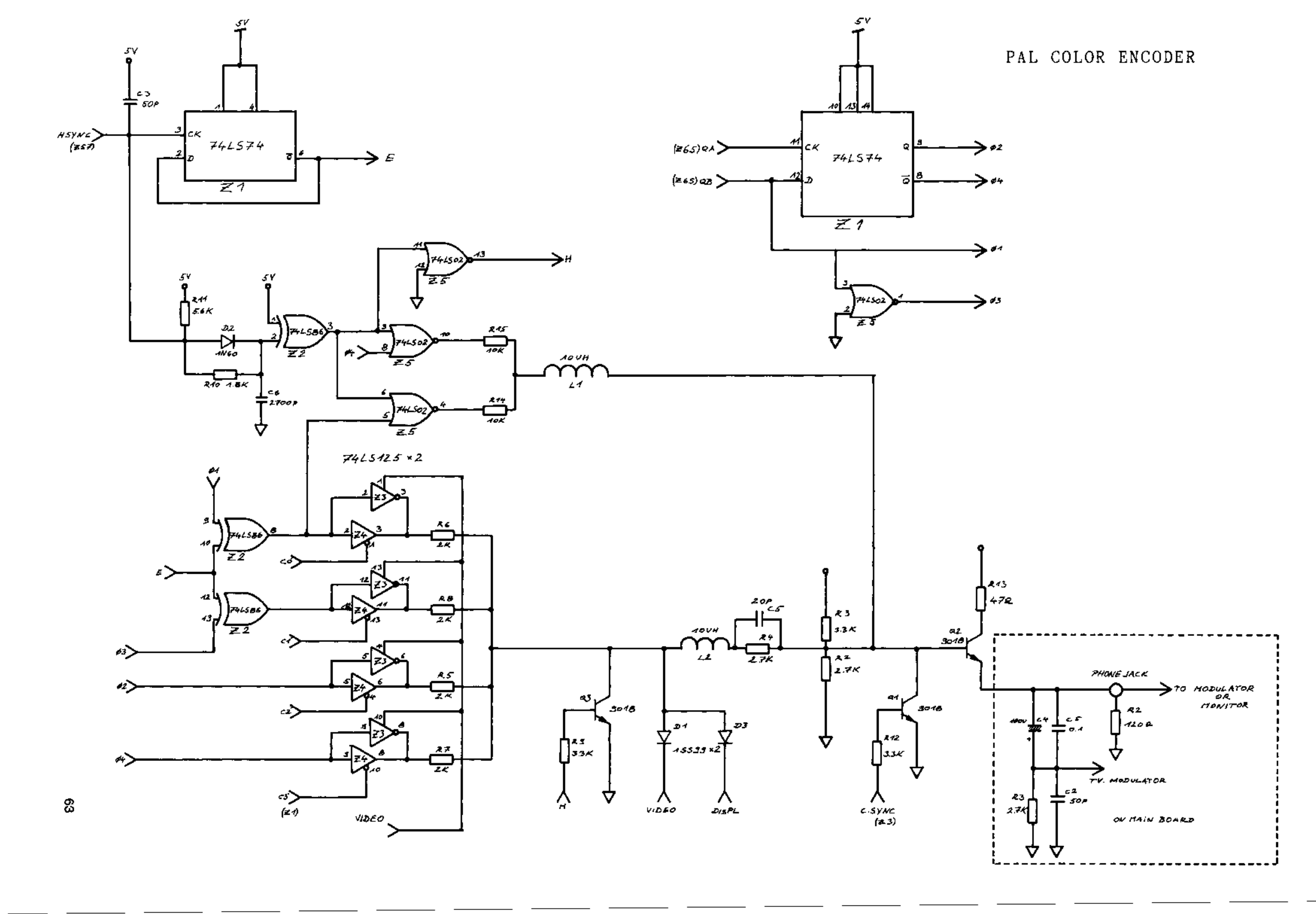


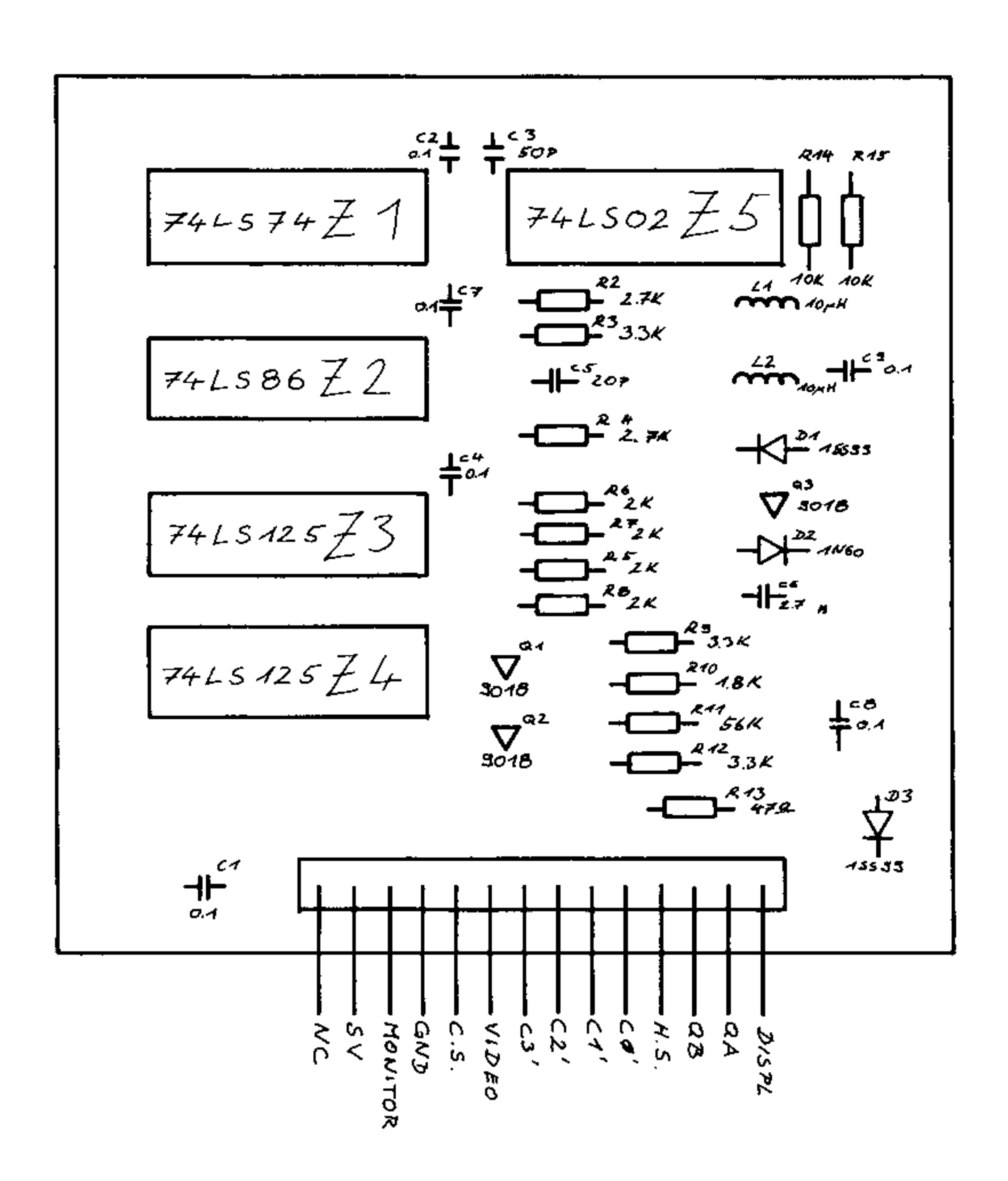
SOUND, CASSETTE AND SERIAL INTERFACE
Z53
74LS32
Z54
74LS132
(Z52) WR
(Z40) F9
(Z40) FB
(Z52) RD
AY-3-8910
Z60
CPU DATA BUS
5V
Z62
747C
12V
-12V
MODULATOR
AUDIO
I/OB
I/OA
R20 1K
R25 33K
R13 2K
R22 8.6K
(Z10) RESET
SERIAL OUT (Z25)
SERIAL TX
CASSETTE WRITE (Z25)
CASSETTE MIC
Z61
R23 10K
R24 4.7K
R7 820
R6 10
CD
RX
74LS367
Z52
BD2
BD1
BD0
BD3
(Z40) FF
(Z52) RD
R21 4.7K
R16 10K
R19 4.7K
R17 10K
R15 4.7K
R10 2K
R9 68K
R8 2K
R18 1K
R11 20K
D10 1N4148
D11 1N4148
CASSETTE EAR
R46 68K
R47 6.8K
R48 350
R49 50K
LEVEL METER


VIDEO AUDIO
KEY BOARD
EXPANSION PORT
DIN SOCKET
CASS
RS 232
LIGHT PEN
DIN SOCKET
COLOR ENCODER CONNECTOR
MODULATOR
ROM2
ROM1
Z80 CPU
2716 CHAR GEN
AY3 8910 PSG
PARALLEL PORT
46505-S CRTC
RAM BOARD CONNECTOR
LEVELMETER
XTAL
MAIN BOARD



KEYBOARD CIRCUIT

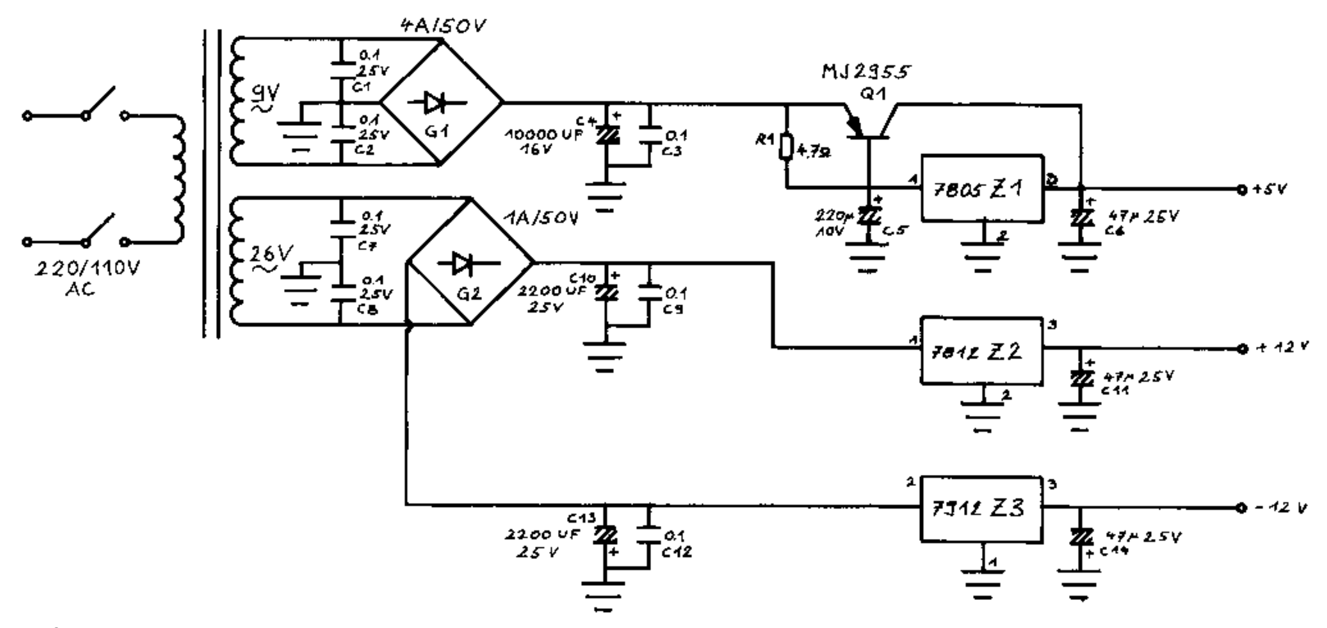

PAL COLOR ENCODER
74LS74
Z1
HSYNC
(Z57)
E
74LS02
Z5
74LS86
Z2
H
1N60
10UH
L1
74LS125 ×2
Z3
Z4
VIDEO
L2
20P
PHONE JACK
TO MODULATOR OR MONITOR
T.V. MODULATOR
ON MAIN BOARD
C.SYNC
(Z3)
DISPL
1SS33 ×2
3018
(Z65) QA
(Z65) QB



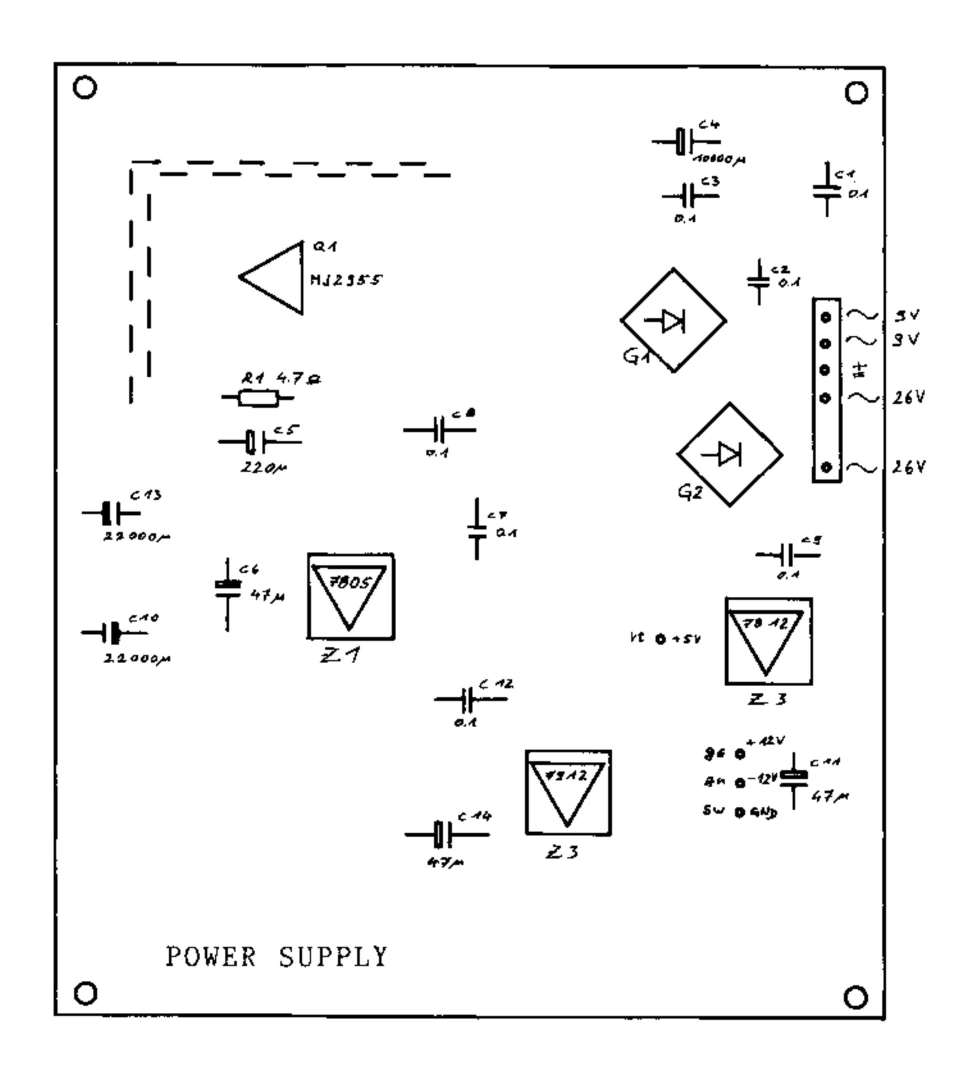
PAL COLOR ENCODER

ROM ADAPTOR

ROM ADAPTOR

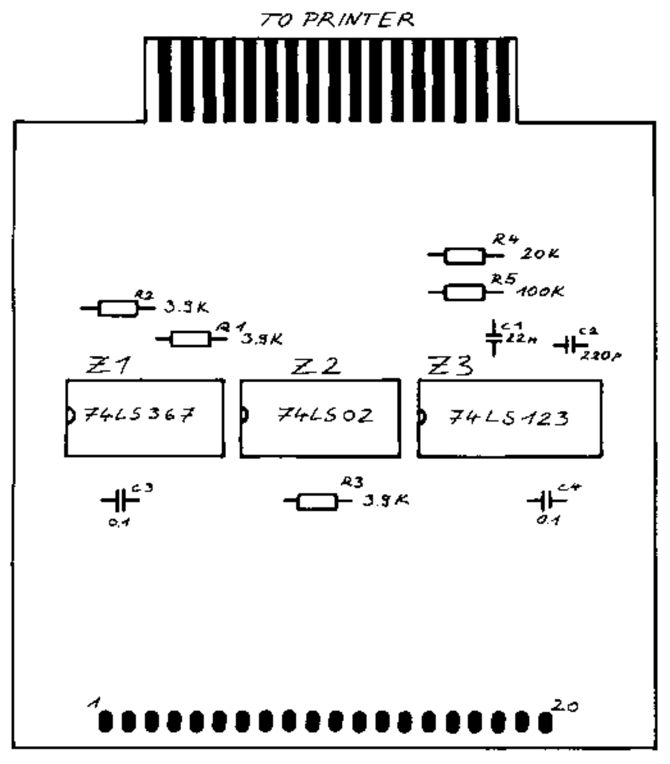


POWER SUPPLY



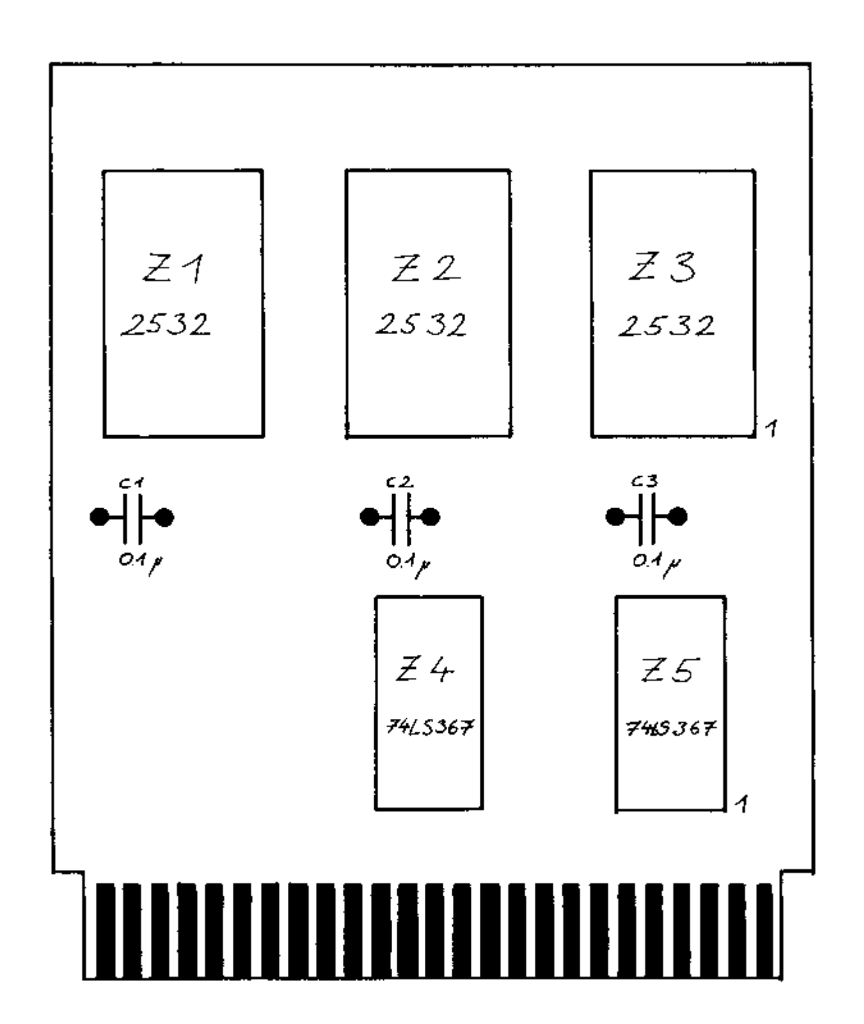
PIN OF PARALLEL PORT
PIN OF PRINTER INTERFACE
+5V +5V
R1 3.9K
R2 3.3K
74LS02
74LS367
Z1
IOB7 4
IOB6 3
IOB5 5
IOB4 6
IOB1 9
IOBØ 8
R3 3.9K
21 BUSY
23 OUT PAPER
25 UNIT SEL
27 READY
C1 0.022UF
100K R5
74LS123
Z3
C2 220P
20K R4
1 $\overline{\text{DATA STRB}}$
2,4,6,8,10,12
14,16,18,20,24
GND
IOA7 12 — 17 DATA 8
11 — 15
15 — 13
17 — 11
18 — 9
13 — 7
14 — 5
IOAØ 16 — 3 DATA 1

PRINTER INTERFACE



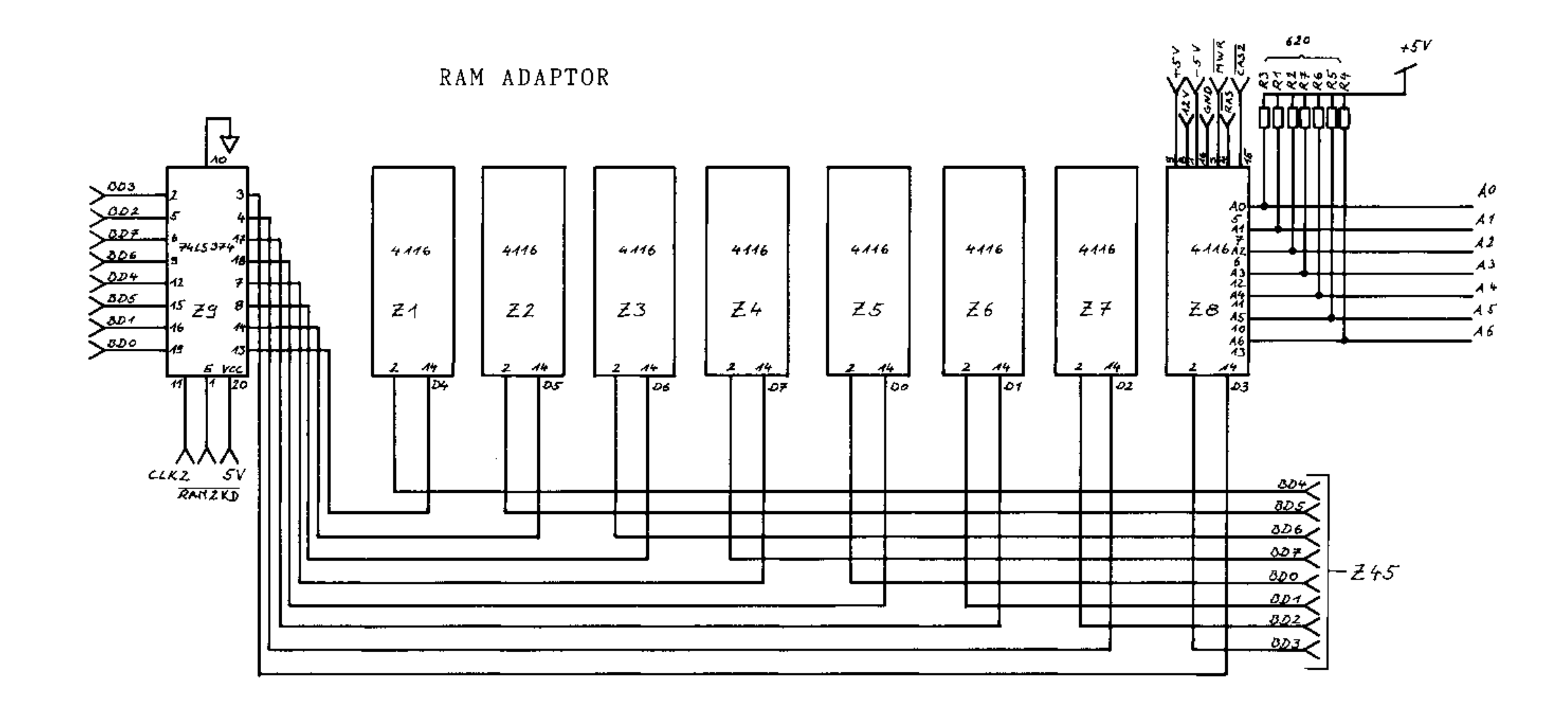
PRINTER INTERFACE

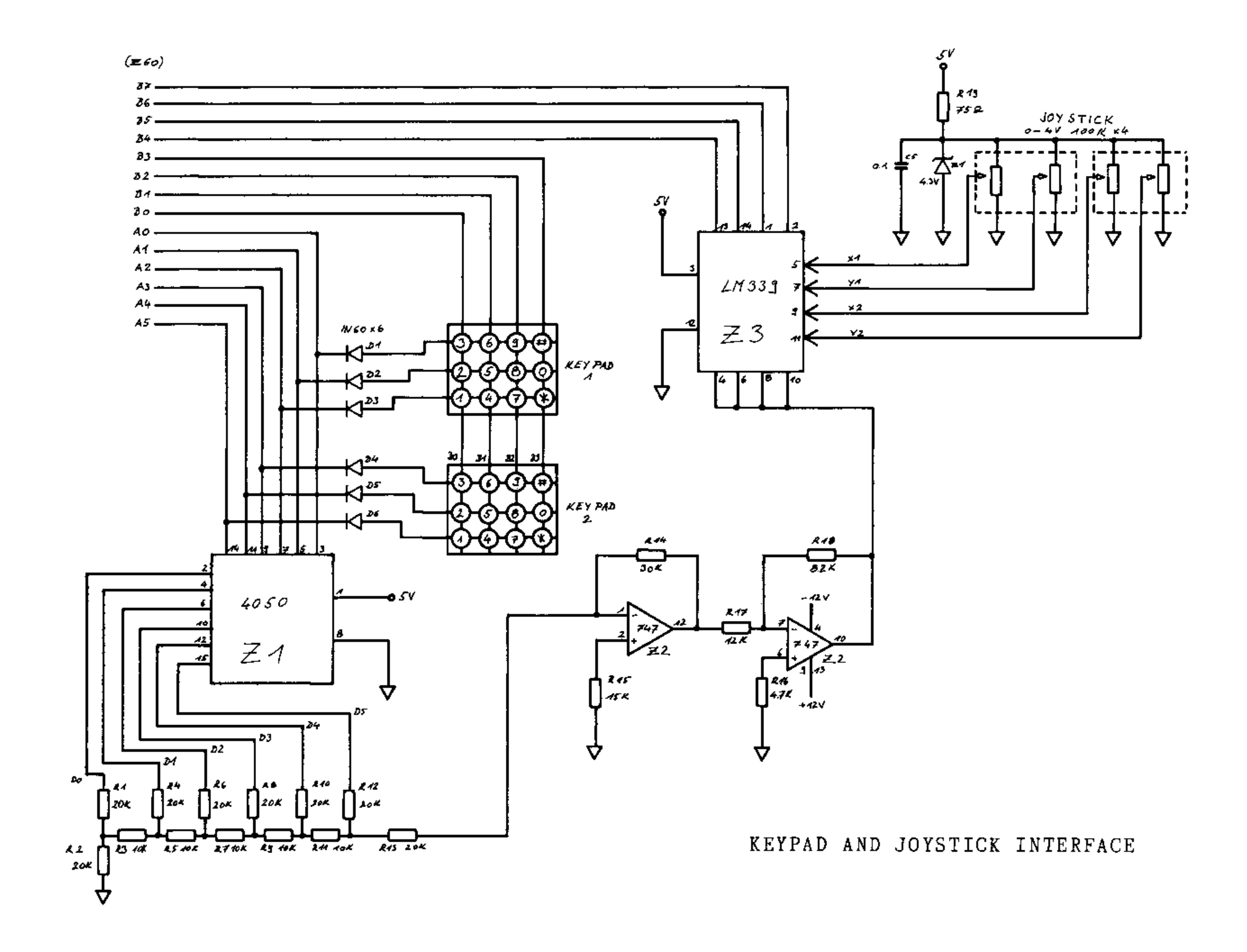
CARTRIDGE



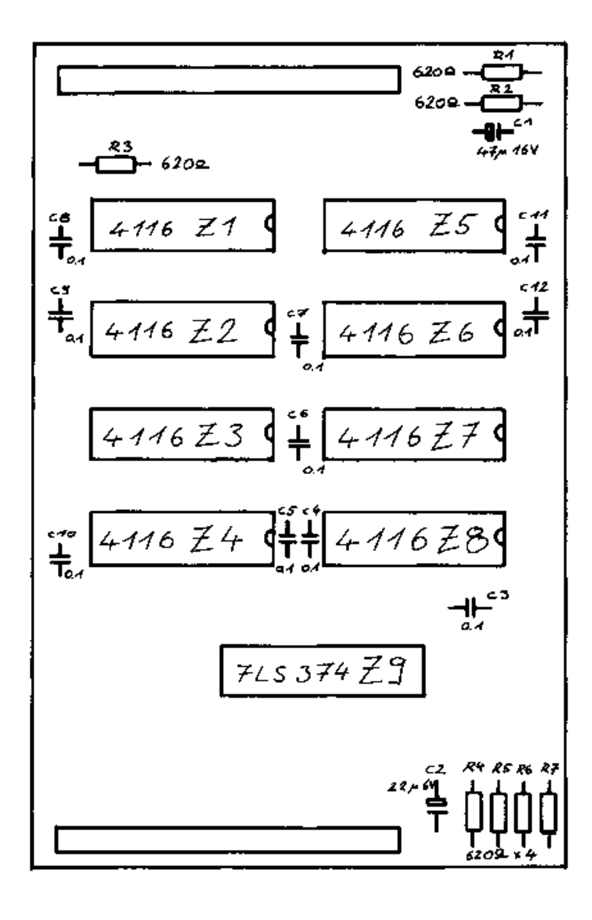
CARTRIDGE

RAM ADAPTOR

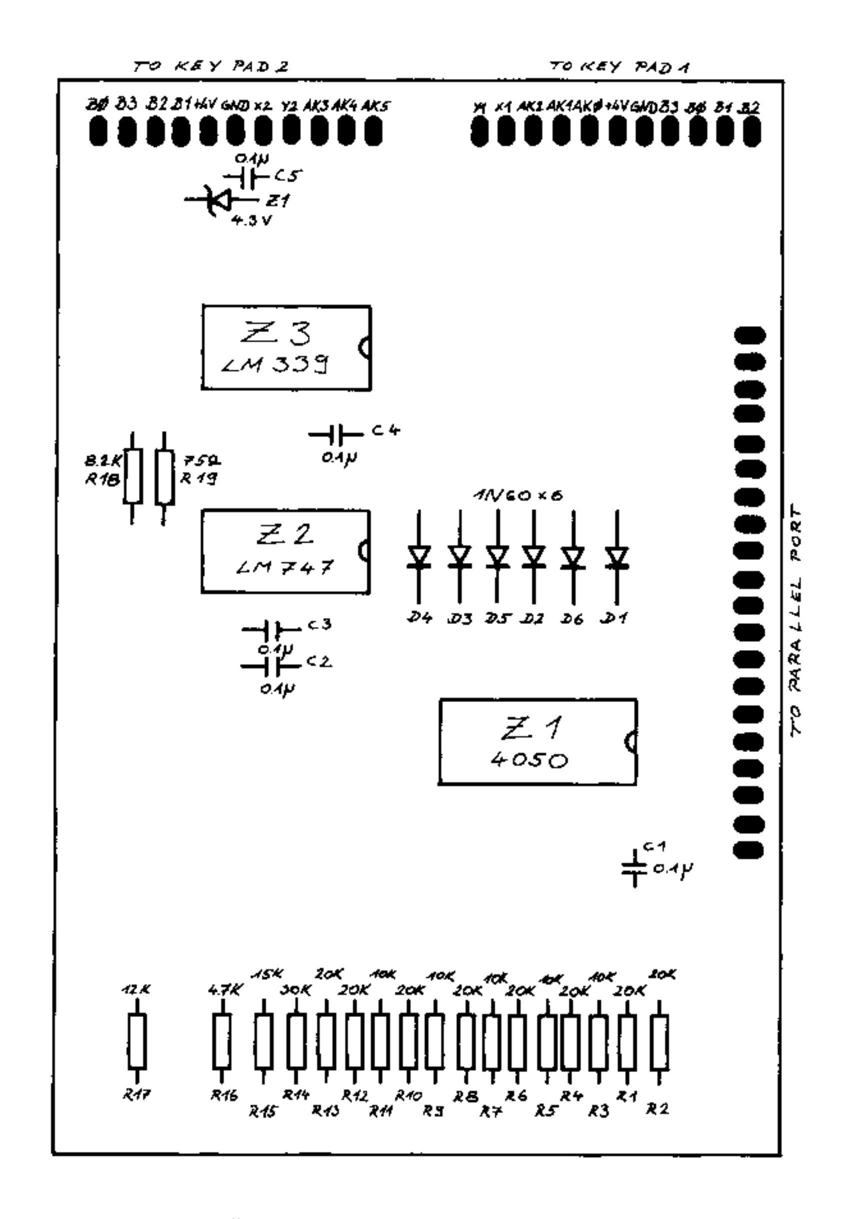

74LS374
Z9
4116
Z1
Z2
Z3
Z4
Z5
Z6
Z7
Z8
BD0
BD1
BD2
BD3
BD4
BD5
BD6
BD7
D0
D1
D2
D3
D4
D5
D6
D7
A0
A1
A2
A3
A4
A5
A6
CLK2
RAM2KD
5V
+5V
-5V
+12V
GND
MWR
RAS
CAS2
620
R1
R2
R3
R4
R5
R6
R7
VCC
Z45



KEYPAD AND JOYSTICK INTERFACE



RAM ADAPTOR



KEY PAD AND JOYSTICK INTERFACE

Nähere technische Einzelheiten über die Bauteile des Colour Genies, sowie auch die genaue Beschreibung der Z80 Programmierung sind der Fachliteratur zu entnehmen.

Literaturhinweise:

Programmierung des Z80
v. Rodney Zaks
SYBEX-Verlag GmbH., Düsseldorf

The TTL Data Book for Design Engineers
v. TEXAS INSTRUMENTS

Datenblätter des
CRTC HD46505S
v. HITACHI

Datenblätter des
PSG AY-3-8910
v. GENERAL INSTRUMENT

Datenblätter der
Z80-CPU
v. MOSTEK

Datenblätter der
Z80-CPU
v. Zilog

COLOUR BASIC - leicht gelernt
v. Trommeschläger Computer GmbH

Stichwortregister